

## Si 基板上 InGaAs ナノワイヤアレイフォトダイオード

### Demonstration of InGaAs nanowire array photodiode on Si substrate

○(M2)千葉 康平、吉田 旭伸、富岡 克広、本久 順一

(北海道大学大学院情報科学研究科および量子集積エレクトロニクス研究センター)

○Kohei Chiba, Akinobu Yoshida, Katsuhiko Tomioka, Junichi Motohisa

(GS-IST and RCIQE, Hokkaido Univ.)

E-mail: [k-chiba@rciqe.hokudai.ac.jp](mailto:k-chiba@rciqe.hokudai.ac.jp)

**[はじめに]** 近年のトランジスタ微細化にともなうチップ内配線の課題や、シリコンフォトニクス観点から、Si プラットフォーム上で、III-V 族化合物半導体からなる光デバイスを集積させることが期待されている。中でも、InGaAs ナノワイヤを用いた光デバイスは、InGaAs と Si との間の格子不整合を克服できるだけでなく、InGaAs 組成制御による通信帯域 (1.33–1.55  $\mu\text{m}$ ) のナノ受発光素子の実現が期待できる。本研究では、Si 上に直接集積した InGaAs ナノワイヤアレイによるフォトダイオード素子の作製について報告する。

**[実験方法]** 図1のフォトダイオード構造を作製するために、まず、有機金属気相(MOVPE)選択成長法により、長軸方向に p-i-n 接合を有した InGaAs ナノワイヤを成長させた [1]。基板は p-Si(111)基板とし、熱酸化膜を約 20nm 形成し、電子線リソグラフィ、ウェットエッチングにより、SiO<sub>2</sub> 膜に開口部を作製した。成長原料として、TMGa、TMIn、AsH<sub>3</sub> を用い、p 型、n 型ドーパントとして DEZn、SiH<sub>4</sub> をそれぞれ用いた。成長条件は、成長温度 670°C、V/III 比 112、気相中の In 組成を 41% とした。次に、作製したナノワイヤアレイを BCB で埋め込み、RIE でエッチングして、電極コンタクトのためのナノワイヤ上部を露出させた。その後、透明電極をナノワイヤアレイ上に Ti を 2 nm 蒸着させ、ITO を 200 nm スパッタリングにより堆積し、基板裏面に Al を 100 nm 堆積することで、図1の縦型ダイオード構造を作製した。

**[結果]** 図2に作製したデバイスの電流密度-電圧(J-V)特性を示す。暗中測定で、立ち上がり電圧 0.4 V の整流特性を示した。ダイオードの理想因子は 3.6 であった。入射波長 633 nm、約 5  $\mu\text{W}/\text{cm}^2$  の光照射で、ゼロバイアスにおいて

20 mA/cm<sup>2</sup> の光電流が得られ、Si 基板上 InGaAs ナノワイヤアレイフォトダイオードの光応答を確認することができた。当日は、作製したナノワイヤフォトダイオードの入射光波長依存性など通信波長帯に対応した動作についても検討する。

**[参考文献]**

[1] K. Tomioka *et al.*, Nature **488**, 189–192 (2012).

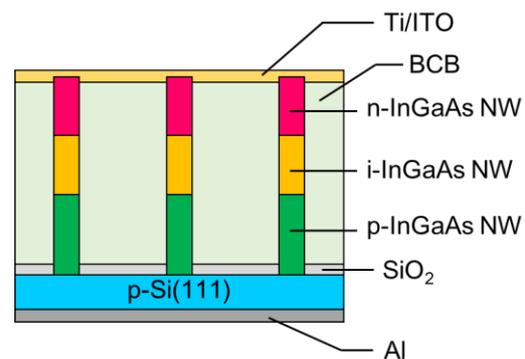


図1. Si 基板上の InGaAs ナノワイヤアレイフォトダイオード概略図

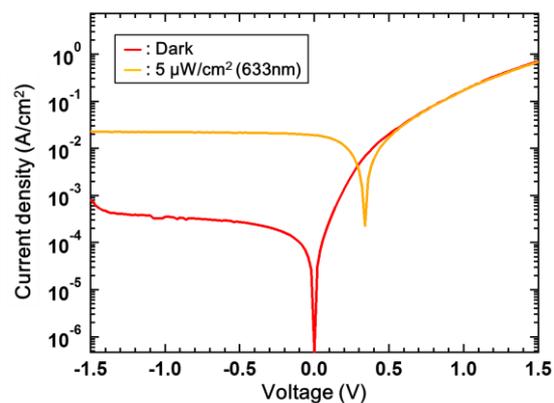


図2. ナノワイヤフォトダイオードの電流密度-電圧特性