

GaN系ナノワイヤによる縦型 FET に向けて Towards GaN Nanowire-based Vertical FETs

北海道大学大学院情報科学研究院および量子集積エレクトロニクス研究センター

○ 本久 順一、富岡 克広

Graduate School of Information Science and Technology, and Research Center for Integrated Quantum Electronics, Hokkaido University

○ Junichi Motohisa, Katsuhiko Tomioka, E-mail: motohisa@ist.hokudai.ac.jp

我々のグループでは結晶成長を用いた III-V 族化合物半導体ナノワイヤの作製と、図 1 に示すような縦型サラウンディングゲート FET を始めとするデバイス応用の研究を行っている [1,2]。ナノワイヤによる縦型 FET の特徴としては [3]、(1) 多重ゲート構造による短チャネル効果の抑制、(2) 高移動度材料によるチャネル、(3) 縦型構造による高密度集積化、(4) 基板との格子定数の整合性の制限が小さいさまざまなヘテロ構造の利用、(5) ヘテロ構造を利用した非古典的電子輸送の利用、などが挙げられ、Si CMOS 技術における既存の FET を置き替える候補の一つである。一方、GaN 系材料においてもナノワイヤ等のナノ構造を利用した多重ゲート FET について研究が行なわれており、微細加工を利用して作製したナノ構造 FET では大きな電流駆動力、バイアス依存の小さい相互コンダクタンス g_m 特性や遷移周波数 f_T 、あるいは優れた温度安定性が報告されており [4-6]、また結晶成長を利用して作製したナノワイヤについても、形成後、基板から分離して別の基板に転写したナノワイヤを利用して 3 次元的なゲート構造の横型 FET が報告されており [7]、このことから FET 応用上、多重ゲート構造やナノワイヤ構造の利点の実証されていると考えられる。さらに近年、ナノワイヤを利用した縦型 FET が報告されるようになってきている [8]。現在のところ、ナノワイヤの形成はエッチングによる微細加工を駆使して作製されているが、結晶成長法により形成されるナノワイヤにより縦型 FET が実現できれば、上記に加え、(1) 非極性面上へのチャネル形成によるノーマリオフ動作、(2) p ドープ層を不要とする電流狭窄構造、などの利点があると考えられる。

本講演では、縦型 FINFET [9] についても触れつつ、GaN の材料物性的な特徴を利用したナノ構造縦型 GaN 系 FET の利点・可能性と問題点について述べる。同時に、選択成長を用いた GaN ナノワイヤ (図 2) の作製など、GaN 系縦型ナノワイヤ FET 実現に向けた我々の取り組みを紹介する。

[謝辞] 本研究の一部は新学術領域研究費「特異構造の結晶科学」(JSPS 科研費 JP17H05323 および JP19H04528) により補助を受けたものである。

[参考文献]: [1] T. Tanaka *et al.*, Appl. Phys. Exp. **3**, 025003 (2010). [2] K. Tomioka *et al.*, Nature **488**, 189 (2012). [3] 富岡克広、応用物理 第 88 巻第 4 号、p.245 (2019). [4] K. Ohi and T. Hashizume, Jpn. J. Appl. Phys. **48**, 081002 (2009). [5] E. Ture *et al.*, IEEE J. Elec. Dev. Soc. **4**, (2016). [6] K.-S. Im *et al.*, Appl. Phys. Lett. **109**, 143106 (2016). [7] W. Li *et al.*, IEEE Electron Dev. Lett. **39**, 184 (2018). [8] F. Yu *et al.*, Appl. Phys. Lett. **108**, 213503 (2016). [9] Y. Zhang *et al.*, IEEE Electron Dev. Lett. **40**, 75 (2019).

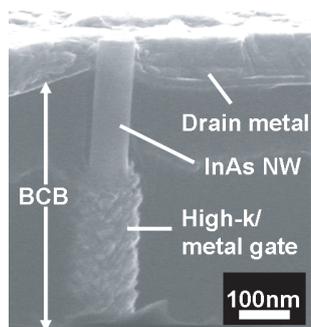


図 1 InAs ナノワイヤによる縦型 FET

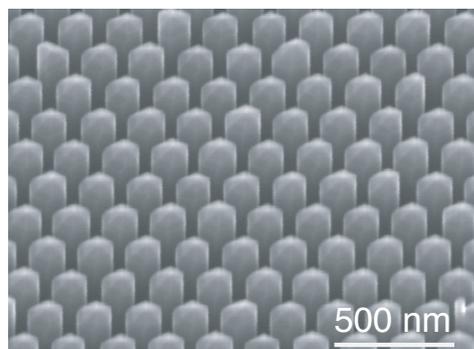


図 2 図 2(右): RF-MBE 選択成長により作製した GaN ナノワイヤ