

InP ナノワイヤ縦型サラウンディングゲートトランジスタの作製

Demonstration of InP nanowire vertical surrounding-gate transistor

(1.北海道大学工学部、2.北海道大学情報科学研究科および量子集積センター)

○勝見 悠¹、蒲生 浩憲²、佐々木 正尋²、本久 順一²、富岡 克広²、

(1.Hokkaido Univ., 2.Graduate School of IST and RCIQE, Hokkaido Univ.)

○Yu Katsumi¹, Katsuhiko Tomioka², Masahiro Sasaki², Hironori Gamou², Junichi Motohisa²

E-mail: katsumi@rciqe.hokudai.ac.jp

[はじめに] 電界効果トランジスタ(FET)は、その微細化にともない集積回路における集積度の向上、低消費電力化、高速動作化を同時に実現してきた。しかし、現行の微細化技術は、物理的なサイズ限界と熱力学的な物理限界によって、上記の利点が失われつつある。この課題を克服するため、III-V 族化合物半導体に代表される高移動度チャネル材料や立体ゲート構造が検討されている。III-V 族化合物半導体は、移動度の高さからオン電流を増大させ、低駆動電圧下でのデバイス動作を可能にし、消費電力削減に寄与する。また、立体ゲート構造はオフリーク電流を抑制し、消費電力を低減できる。III-V 族化合物半導体ナノワイヤのうち、InP ナノワイヤは、ウルツ鉱型単結晶構造を作製することができ、ウルツ鉱に起因した原子的に平坦なファセット面を金属-酸化物-半導体(MOS)界面に利用できるメリットがある[1]。本報告は、InP 基板上に選択成長した InP ナノワイヤの縦型サラウンディングゲートトランジスタ(SGT)作製について検討した。

[実験方法] n 型 InP(111)A 基板に、RF スパッタリング法により膜厚 18 nm の SiO₂ を堆積させた。この基板に電子線リソグラフィ、ウェットエッチングを用いて開口部を形成し、有機金属気相選択成長(SA-MOVPE)法により InP ナノワイヤを成長した。成長原料は、III 族原料に trimethyl indium(TMIn)、また V 族原料に tertiarybutylphosphine (TBP)を用いた。成長条件は成長温度 660°C とし、Zn パルスドーピング層を 5 分 30 秒成長した後、Si ドープ層を 3 分成長させ、Sn パルスドーピング層を 6 分 30 秒成長させた。V/III 比は 24 とした。

次に、原子層堆積法によりゲート酸化膜として HfAlO 膜を堆積させ、スパッタリング法によりゲート電極として W を成膜した。次に、スピコーティングにより benzocyclobutene (BCB)でナノワイヤを包埋し、反応性イオンエッチングでナノワイヤ上部のゲート電極と HfAlO 膜をエッチングし、ゲート構造を作製した。最後に、BCB でゲート・ドレイン間分離層を形成しドレイン・ソース電極を堆積した。

[結果]図 1(a)にアンドープ InP ナノワイヤの

Scanning Electron Microscope(SEM)像を、(b)にドーピングを行った InP ナノワイヤの SEM 像を示す。図 1 より、ドーピングの有無によらず InP ナノワイヤは {-110} 垂直ファセットと (111)A で囲まれており、垂直ファセットはへき開面から 30° 回転していることからナノワイヤの結晶構造がウルツ鉱型結晶構造であることがわかる[1]。ナノワイヤの高さが 1000 nm 以上のものでその形状を比較すると、アンドープのナノワイヤは平均直径が 119.5 nm、ドーピングを行ったナノワイヤの平均直径は 112.5 nm であった。これは、パルスドーピングを行うことでドーピングによる横方向成長が抑制されたと考えられる[2]。次いで、図 2(a),(b)に InP ナノワイヤ縦型 SGT の模式図と作製した素子構造の SEM 像を示す。ナノワイヤの垂直ファセット全面にゲート電極・酸化物が堆積し、図 2(a)の縦型サラウンディングゲート構造が作製されていることがわかる。

当日は、この素子のスイッチング特性などについて議論する。

[参考文献]

[1] Y. Kitauchi *et al.*, Nano Lett. **10** (2010) 1699-1703

[2] E. Nakai *et al.*, JJAP **54** (2015) 1

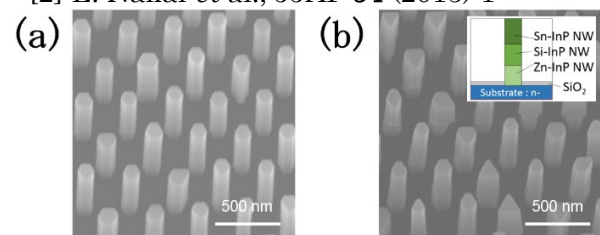


図 1.(a)アンドープ InP ナノワイヤ SEM 像
(b)ドーピングした InP ナノワイヤ SEM 像

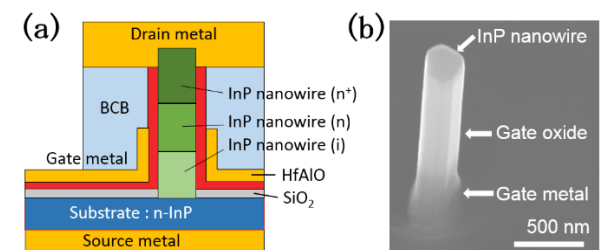


図 2.(a)InP ナノワイヤ縦型 SGT の模式図
(b)作製した素子の SEM 像