

InN をチャネル層とした電界効果トランジスタの作製

Field-effect transistors based on InN

東大生研¹, JST-CREST³,°大関 正彬¹, 大久保佳奈¹, 小林 篤¹, 太田 実雄¹, 藤岡 洋^{1,2}Institute of Industrial Science, The University of Tokyo¹, JST-CREST²°M. Oseki¹, K. Okubo¹, A. Kobayashi¹, J. Ohta¹, H. Fujioka^{1,2}

E-mail: ooseki@iis.u-tokyo.ac.jp

はじめに: InN は III 族窒化物半導体の中で最大の電子移動度や飽和電子速度をもつことから、超高速電子素子への応用が期待されている。イットリア安定化ジルコニア (YSZ) は InN との面内格子不整が小さく、かつ絶縁体であるため、InN トランジスタ作製用基板として有望な材料である。また、YSZ 基板は表面の面指数やアニール処理条件を変化させることで、その上に成長する InN 薄膜の結晶構造や面指数を制御でき [1,2]、多様な素子構造が検討可能である。これまでに我々は、YSZ(111)基板にエピタキシャル成長させた InN (0001) 薄膜が高い電子移動度を有することを見出している[3]。今回は、様々な面方位の YSZ 基板上に成長した InN をチャネル層とした FET を作製し、InN の構造特性と FET 特性の関係を調べた。

実験方法: アニール処理で表面を原子レベルで平坦化した YSZ 基板上に、パルススパッタ堆積(PSD)法[4]により InN を成長させた。基板の面方位を適切に選択することで、ウルツ鉱型 InN(0001), (000-1), (1-103), 閃亜鉛鉱型(111), (100)などを成長することが可能である。成長した極薄膜 InN 上にゲート絶縁膜としてアモルファス HfO₂ を堆積した。作製した FET の特性は室温下で半導体パラメータアナライザを用いて測定した。

結果と考察: YSZ(111)基板上に成長した InN の断面 TEM 観察を行ったところ、InN/YSZ ヘテロ界面を通して、蛍石型構造(立方晶) YSZ の積層順序が InN にも伝搬しており、InN が閃亜鉛鉱型(111)に結晶化していることが明らかになった。InN の最安定相はウルツ鉱型と考えられるが、界面付近では YSZ からの格子定数、結晶構造の拘束が支配的であり、閃亜鉛鉱に結晶化したものと考えられる。図 1 に閃亜鉛鉱 InN(111)をチャネル層とした FET の特性を示す。ゲート電圧の変化に応じて、ソース-ドレイン電流が制御されており、明確な線形領域と飽和領域も観測された。ON/OFF 比は $\sim 10^6$ に達し、InN チャネル中の電子濃度が電界効果により適切に制御されていることが示唆される。当日は、様々な面方位の InN をチャネル層とした FET の測定結果をもとに、FET の構造特性と素子特性の関係性について議論する。

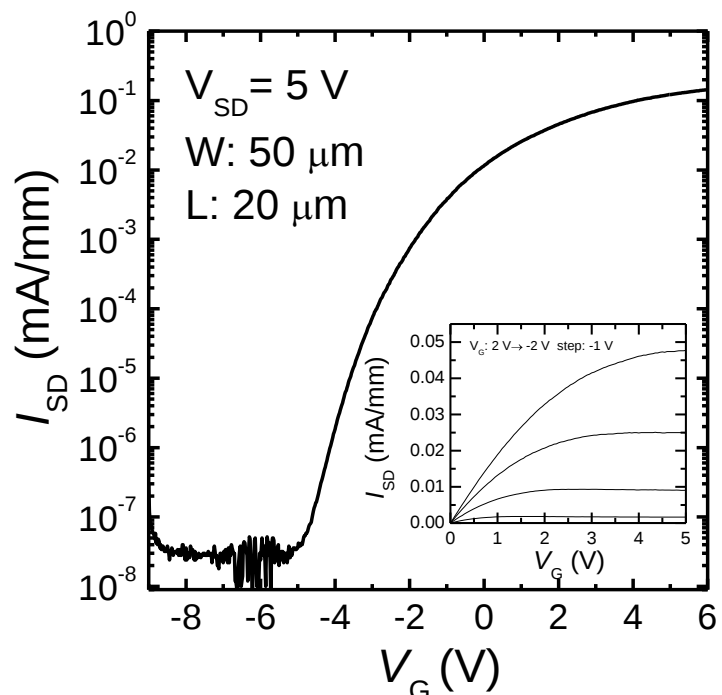


図 1 閃亜鉛鉱 InN(111)FET の特性

[1]R. Ohba *et al.*, J. Cryst. Growth **311**, 3130 (2009).

[2]T. Fujii *et al.*, Phys. Status Solidi A **207**, 2269 (2010).

[3]K. Okubo *et al.*, Appl. Phys. Lett. **102**, 022103 (2013).

[4] K. Sato *et al.*, Appl. Phys. Express **2**, 011003 (2009).