

GPGPU 並列計算による PIC-FDTD シミュレーションの高速化

Fast PIC-FDTD simulation using GPGPU-based parallel computing

三重大院工¹, 三重大極限ナノエレ² ○岩田 強志¹, 岡島 亜希子^{1,2}, 松井 龍之介^{1,2}

Mie Univ.¹, Mie CUTE², °Tsuyoshi Iwata¹, Akiko Okajima^{1,2}, Tatsunosuke Matsui^{1,2}

E-mail: matsui@elec.mie-u.ac.jp

1998 年に Urata 等がスミス・パーセル効果の超放射特性を報告[1]して以来、チューナブルなテーブルトップ型テラヘルツ自由電子レーザー光源を実現する技術として、近年活発に研究がなされている[2]。特に、基礎物理的過程の解明や、さらなる放射強度の増強、超放射閾値の低減、チューナビリティの向上などを目的に、PIC 時間領域差分 (PIC-FDTD) 法による数値シミュレーションに関する研究が多く報告されている。

スミス・パーセル超放射を得るためには、電子ビーム-表面波相互作用による電子ビームのバンチ化が重要な役割を果たすとされており、シミュレーション手法には、二次元 PIC-FDTD 法が多く採用される[3][4]。本研究室ではこれまで、新規テラヘルツ放射デバイスの開発を目的として、プレバンチした電子ビームによるスミス・パーセル超放射[4]や電子ビーム-メタマテリアル相互作用[5]に関する PIC-FDTD シミュレーションによる研究に取り組んできている。これまでの報告においては、計算時間とメモリの節約のために、電子の集合 (バンチ) を一つの粒子と近似した簡素化シミュレーション手法を用いていた。しかしこの簡素化手法では電子ビームのバンチ化の過程をシミュレートできず、その可視化には電子ビームを構成する電子の振る舞いを個々に計算してやる必要がある。しかし、これには膨大な計算時間を要する。そこで我々は Graphics Processing Unit (GPU)を用い汎用的な数値計算を高速化させる General Purpose GPU(GPGPU) [6]による、PIC-FDTD シミュレーションの高速化に取り組んでいる。GPU 搭載機として、Geforce の GTX680 を用いている。GPU 計算には専用のプログラミング環境である Compute Unified Device Architecture(CUDA)を用いている。CUDA ではスレッドと呼ばれる処理単位を扱っており、スレッドの数はユーザーが任意に指定可能となっている。スレッドのまとまりであるブロック数を 1000 個、ブロック内のスレッド数を 1024 個と指定し、合計 1024000 個のスレッドを並列に用いる事で粒子計算に関する並列化に成功しており、結果、約 4 倍の高速化を実現した。

参考文献

- [1] Urata *et al.*, Phys. Rev. Lett., **80**, pp.516-519 (1998). [2] Donohue *et al.*, Phys. Rev. ST-AB., **9**, 060701 (2005). [3] Taga *et al.*, Opt. Express, **15**, 16222 (2007). [4] 岡島 他, 第 73 回応用物理学会学術講演会予稿集, 12a-B1-3 (2012). [5] 岡島 他, 第 60 回応用物理学会春季学術講演会予稿集, 27p-A1-14 (2013). [6] 「はじめての CUDA プログラミング」青木尊之、額田彰、工学社(2009).