16p-P7-47

バリスティック輸送下でのグラフェンナノリボン FET の性能評価

Performance Projection of Graphene Nanoribbon FETs in the Ballistic Transport Limit

神戸大工¹,阪大工²,JST CREST³ 長谷川 直実¹,下井田 健太¹,土屋 英昭^{1,3},鎌倉 良成^{2,3}, 森 伸也^{2,3},小川 真人¹

Kobe Univ.¹, Osaka Univ.², JST CREST³ [°]N. Hasegawa¹, K. Shimoida¹, H. Tsuchiya^{1,3}, Y. Kamakura^{2,3}, N. Mori^{2,3}, M. Ogawa¹ E-mail: 126t247t@stu.kobe-u.ac.jp

グラフェンナノリボン(GNR)やバイレイヤグラフェン等を用いてグラフェンにバンドギャップを開かせると、 キャリアの有効質量が発生しグラフェン特有の線形分散が消失する一方で、最適構造を施すことで Si や InP トランジスタよりも高速スイッチング動作が可能であることが報告されている[1,2]。本稿ではさらに、そ の低消費電力性能についてアームチェアエッジ型 GNR FET (A-GNRFET)を対象にして理論的評価を 行った。また低消費電力素子として同様に期待されているナノワイヤ FET (NWFET) との比較も試みる。

今回用いた A-GNRFET とゲートオールアラウンド型 NWFET のデバイス構造を Fig. 1(a)に示す。 A-GNR の幅方向炭素原子数は N=6, 9, 12 (N=3m グループ)の 3 通りとした。NWFET のチャネルには Si NW と InAs NW の 2 種類を用いた[3]。また NW の断面サイズは約 3×3 nm²とした。まず、それぞれの チャネルのバンド構造をタイトバインディング(TB)法を用いて計算した。A-GNR のバンド構造は第 3 近接 原子までの相互作用と重なり積分を考慮した[4]。一方、NW のチャネル方向は<100>と<110>とし、各方 向のバンド構造を sp³d⁵s^{*} TB モデルを用いて計算した[3]。Fig. 1(b)にバンド構造から得られた各材料の バンドギャップと電子有効質量の関係を、主要な半導体材料の値と合わせてプロットしている[5]。まず、 InAs NW は化合物半導体が示す線形関係を満たすことが分かる。次に、A-GNR はリボン幅が大きくなる につれてバンドギャップ、有効質量ともに減少し化合物半導体と同様の線形関係を示している。しかしな がら同じバンドギャップで比較すると、InAs NW を含む化合物半導体の方が A-GNR よりも小さな有効質 量を示すことが確認できる[5]。

次に、得られたチャネルのバンド構造から FET としての性能を評価した。計算にはバリスティック輸送を 仮定した top-of-the-barrier モデルを用いた。酸化膜厚 T_{ox}=0.5 nm (SiO₂) 及びチャネル長 L_{ch}=12 nm とし た。Fig. 2 に遅延時間のゲート電圧依存性を示す。A-GNRFET 及び InAs NWFET ともに、 V_G =0.6 V 以 下で 0.1 ps 以下の遅延時間を示しており、ITRS の 2024 年における要求値を満たしている。InAs NWFET の方が A-GNRFET に比べて遅延時間が小さくなっているが、これは Fig. 1(b)の結果より、InAs NW の有 効質量の方が軽いためである。さらに、電力遅延積(PDP)密度のドレイン電流依存性を Fig. 3 に示す。 A-GNRFET は Si 及び InAs NWFET よりも小さな PDP 密度を示すことから、より低消費電力でのスイッチ

ングが可能であると期待できる。これはスイッティング に必要な単位面積当たりの電荷量が少ないことによ るものであり、A-GNR が一原子層レベルの非常に薄 いチャネル構造を持つためと考えている。

文献 [1] N. Harada et al., *APEX* 1 (2008) 024002. [2] H. Hosokawa et al., *JJAP* 49 (2010) 110207. [3] K. Shimoida et al., *IEEE-TED* 60 (2013)117. [4] S. Reich et al., *PRB* 66 (2002) 035412. [5] T. Xia et al., *IEEE-TED* 59 (2012) 2290.



Fig. 1 (a) Schematic diagram of the simulated A-GNRFET and GAA-NWFET. (b) Effective mass vs. band gap relationships for A-GNRs and NWs. The solid circles are for common III-V an II-VI compounds, which are fitted by the dashed line. The solid triangles indicate the electron conductivity mass of Si and Ge.



Fig. 2 Intrinsic device delays, where (a) A-GNRFETs and (b) Si and InAs NWFETs. $T_{ox} = 0.5$ nm, $V_D = 0.4$ V, and $I_{OFF} = 0.01 \ \mu A/\mu m$. T = 300 K, $L_{ch} = 12$ nm.



Fig. 3 PDP densities, where (a) A-GNRFETs and (b) Si and InAs NWFETs. The simulation conditions are the same as in Fig. 2. The vertical axis denotes the PDP density divided by the in-plane device area.