

極薄 AlO_x 層による High- k/Ge 界面反応抑制と $\text{EOT}=0.56 \text{ nm}$ の実現

High- k/Ge Gate Stack with an EOT of 0.56 nm by Controlling High- k/Ge Interface

Reaction Using Ultrathin AlO_x Interlayer

阪大院工¹, 原子力機構² °田中 亮平¹, 秀島 伊織¹, 箕浦 佑也¹, 吉越 章隆²,

寺岡 有殿², 細井 卓治¹, 志村 考功¹, 渡部 平司¹

Osaka Univ.¹, JAEA² °R. Tanaka¹, I. Hideshima¹, Y. Minoura¹, A. Yoshigoe², Y. Teraoka²,

T. Hosoi¹, T. Shimura¹, and H. Watanabe¹

E-mail: tanaka@asf.mls.eng.osaka-u.ac.jp

【緒言】高移動度 Ge-MOSFET の実現には、 EOT 1 nm 以下の良質な High- k/Ge ゲートスタック作製技術の確立が急務である。これまで我々は Ge 基板上に堆積した金属 Hf の酸化による $\text{HfO}_2/\text{GeO}_x/\text{Ge}$ スタックの形成に関して、プラズマ酸化が有効であり、また HfO_2 層上に堆積したゲート電極材料に依存して GeO_x 界面層の還元反応が起こることを報告している[1]。さらに、プラズマ酸化により形成した $\text{Pt}/\text{HfO}_2/\text{GeO}_x/\text{Ge}$ スタックの耐熱性評価を行い、 HfO_2 膜と GeO_x 層間の界面反応による Hf-Ge 結合形成に起因した電気特性劣化を確認している。そこで本研究では、High- k/Ge 界面反応の抑制を目的として、極薄 Al_2O_3 膜を挿入した $\text{HfO}_2/\text{Al}_2\text{O}_3/\text{GeO}_x/\text{Ge}$ スタックを作製し、放射光光電子分光法による構造評価ならびに電気特性評価を行ったので報告する。

【実験及び結果】p 型 Ge(100)基板を洗浄し、超高真空中で 550°C 、10 分間の表面清浄化アニールを施した後、0.3 nm の AlO_x 膜を室温で堆積した。続いて、室温で 5 分間の ECR プラズマ酸化を施して $\text{Al}_2\text{O}_3/\text{GeO}_x/\text{Ge}$ 構造を形成した後、電子ビーム蒸着により HfO_x を 1 nm 堆積した。その後再び室温で ECR プラズマ酸化を行い、ゲート電極として Pt を 3 nm 堆積した。以上のプロセスは全て真空中で連続して実施した。また比較として、1 nm の金属 Hf 膜を Ge 基板上に直接堆積後、 300°C でプラズマ酸化を施した $\text{Pt}/\text{HfO}_2/\text{GeO}_x/\text{Ge}$ スタックも作製した。これらの試料に対して、放射光光電子分光装置内で 400°C 、3 分間の熱処理を施した後、取得した Ge 3s スペクトルを図1に示す。 AlO_x 界面層を挿入することで、界面 GeO_x 層の薄層化に加え、Hf-Ge 結合の形成が顕著に抑制されたことがわかる。また、 $\text{Pt}/\text{HfO}_2/\text{Al}_2\text{O}_3/\text{GeO}_x/\text{Ge}$ 構造に 400°C 、10 分間の熱処理を施した後、ゲート加工を行って MOS キャパシタを作製し、110 K にて測定した C-V 特性を図 2(a)に示す。周波数依存性のほとんどない良好な C-V 曲線が得られており、0.56 nm の極薄 EOT を実現した。また、図 2(b)の $\text{EOT}-J_g$ プロットに示すように、 AlO_x 界面層を挿入しなかった $\text{Pt}/\text{HfO}_2/\text{GeO}_2/\text{Ge}$ スタックの EOT は 1.8 nm であり、Poly-Si/ SiO_2 スタックに対して 1 桁程度しかリークメリットがないのに対して、 $\text{HfO}_2/\text{Al}_2\text{O}_3/\text{GeO}_x/\text{Ge}$ スタックは約 6 桁のメリットがあり、 $\text{EOT}-J_g$ 特性が大幅に改善した。このことから、極薄 AlO_x 界面層は Hf-Ge 結合の形成を効果的に抑制し、High- k/Ge スタックの電気特性向上に有用であると結論できる。【謝辞】本研究の一部はキャノン財団の助成を受け行われた。また放射光光電子分光分析は、ナノテクノロジープラットフォーム事業 (No.2012B3809) の支援を受け、SPring-8 BL23SU で実施した。【参考文献】 [1] T. Hosoi *et al.*, Microelectronic Engineering **109**, 137 (2013).

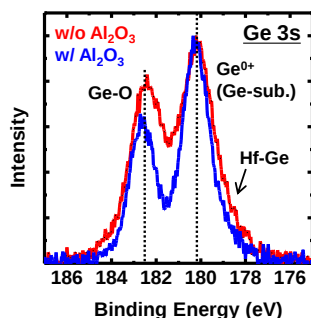


Fig.1 Ge 3s spectra taken from Pt/high- k/Ge stacks with and without 0.3-nm-thick AlO_x interlayer annealed at 400°C .

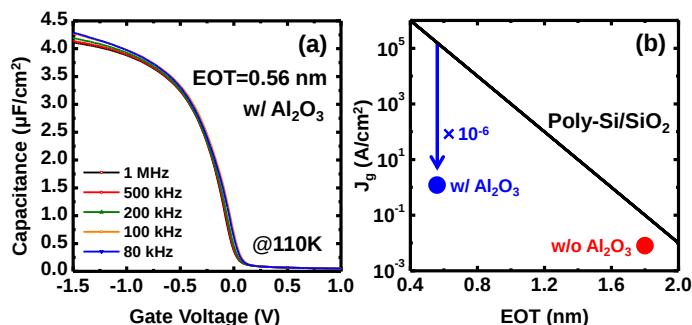


Fig.2 (a) C-V characteristics of $\text{Pt}/\text{HfO}_2/\text{Al}_2\text{O}_3/\text{GeO}_x/\text{Ge}$ gate stack measured at 110 K and (b) $\text{EOT}-J_g$ plot of high- k/Ge stacks with and without ultrathin AlO_x interlayer annealed at 400°C .