

InN/GaN ドット多重積層構造に向けた GaN キャップ層成長条件の検討

Investigation of GaN cap layer growth conditions for InN/GaN dots multilayer structures

埼玉大院理工, °徳田 英俊, 折原 操, 八木 修平, 土方 泰斗, 矢口 裕之

Saitama Univ., °H. Tokuda, M. Orihara, S. Yagi, Y. Hijikata, H. Yaguchi

E-mail : tokuda@opt.ees.saitama-u.ac.jp

【はじめに】 InN/GaN 量子ドット構造は、ドット粒径による吸収端波長の制御範囲が太陽光スペクトルをカバーできるため、積層型太陽電池等への応用が期待されている[1]。量子ドットを太陽電池へ用いるには、十分な光吸収のため均一な量子ドットを多数積層する必要がある。これまで、InN/GaN ドット多重積層構造の作製例が報告されているが、InN と GaN の最適成長温度が大きく違うことから、多層に亘り均一なドット構造を積層するのは容易ではない[2]。我々はこれまでに MBE 法により GaN 表面上への InN ドットの作製を行ってきた[3]。今回、高均一な InN/GaN ドット多重積層構造の実現に向け、GaN キャップ層成長条件の検討を行ったので報告する。

【実験方法】 InN 表面の解離温度は低く、InN ドット形成後に基板温度を 500°C 以上に上昇させると、ドット構造が消滅することを RHEED 観察により確認している。一方で GaN の最適な成長温度は約 800°C であり、高品質な GaN キャップ層を成長するためには出来るだけ基板温度を高くすることが望ましい。そこで 500°C 以下で GaN キャップ層を薄く堆積し InN ドットを埋め込んだ後、埋め込み InN ドットを維持できる上限まで基板温度を上昇して再度 GaN キャップ層を堆積する、2 段階キャップ成長を提案する。そのために、まず GaN 中の埋め込み InN ドットの熱耐性を調べた。試料は RF-MBE 法によって作製した。4H-SiC(0001)基板上に 600°C で GaN 低温バッファ層を 10 nm 堆積した後、基板温度を 800°C に上昇し GaN 中間層を 300 nm 成長させた。その上に 450°C で堆積量 6 nm の InN ドットを形成した。その後、基板温度を保持したまま 15 nm の GaN キャップ層を堆積させることで、InN ドットの埋め込み構造を作製した。その試料を真空中で 470~620°C の範囲で 10 分間アニールをした後、X 線回折(XRD)により評価した。

【結果】 アニール前およびアニール後の XRD 2θ スキャンの評価結果を図に示す。アニール温度 560°C 以下では、InN ドットに起因する回折ピークに強度の変化は見られなかった。一方、アニール温度 590°C 以上ではこの回折ピークが減少しており、GaN 中に埋め込まれた InN ドットが消失したと考えられる。このことから、GaN キャップ層で埋め込んだことで InN ドットの熱耐性は 60°C 以上高くなることがわかった。当日はこの結果を基に 2 段階キャップ成長により作製した InN ドット積層構造について報告する。

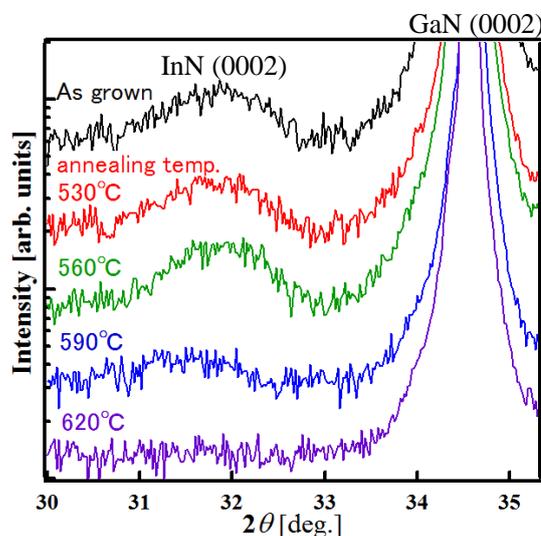
[1] Lin Zhou *et al.*, Appl. Phys. Lett., **88**, 231906 (2006).[2] E. Dimakis *et al.*, Phys. stat. sol. (c), **3**, 3983 (2006).[3] J. Suzuki *et al.*, J. Crystal Growth (in press).

Fig.1. XRD 2θ-θ curves of InN/GaN dots embedded in a thin GaN cap layer.