

伸張歪み Si/SiGe/Si (110) 薄膜構造の形成と評価

Formation and characterization of tensile strained Si/SiGe/Si(110) thin-film structure

山梨大クリスタル研¹, 東北大金研², 東京都市大総研³○三井翔平¹, 有元圭介¹, 山中淳二¹, 中川清和¹, 宇佐美徳隆², 澤野憲太郎³, 白木靖寛³CCST Univ. of Yamanashi¹, IMR Tohoku Univ.², ARL Tokyo City Univ.³°S. Mitsui¹, K. Arimoto¹, J. Yamanaka¹, K. Nakagawa¹, N. Usami², K. Sawano³, Y. Shiraki³

E-mail: g12me036@yamanashi.ac.jp

CMOS デバイスの高性能化・低消費電力化を実現するには、正孔移動度を向上させることが有効である。(110)面素子は高正孔移動度を示すことから注目を集めている。例えば、SOI 基板上に形成した歪み Si-MOSFET においては最大 $370 \text{ cm}^2/\text{Vs}$ という極めて高い正孔移動度が報告されている(T. Mizuno and co-workers, IEEE Trans. Electron Devices. Vol. 52, p. 367)。過去の研究より、ガスソース分子線エピタキシー(MBE)法で作製した伸張歪み Si/SiGe(110)薄膜構造で正孔移動度の向上がみられた。本研究では、固体ソース MBE を用いることで表面の平坦性を高め、更なる移動度の向上を目指した。

結晶成長は固体ソース MBE 法を用いて行い、結晶性・表面モフォロジーや電気伝導特性の基板温度依存性を調べた。500°C から 650°C までで 6 種類の基板温度で成長した試料を作製した。試料構造は、n-Si(110)基板上に傾斜組成バッファ層(Ge 組成: 0~30%)および均一組成 SiGe 層各 200 nm を堆積させた後、Si 層を 20 nm 堆積した。原子間力顕微鏡(AFM)により試料表面の評価を行った(Fig.1)。ラフネス値(RMS)はどれも 5 nm 以内に収まった。これは、ガスソース MBE で成長した試料と比較して約 1/10 の値である。また、どの成長温度においても $[\bar{1}10]$ 方向に伸びる筋が現われ、microtwin の形成と関連する構造であると考えられる。(110)面では SiGe 層が緩和する際に(111)面と(11 $\bar{1}$)面を境界面とする microtwin が発生することが分かっている。表面に現れる筋状のモフォロジーも microtwin の形成と関連する構造であると考えられる。500°C から 600°C で成長した試料では筋がはっきり見え、microtwin が多く入っている構造となっている。一方、650°C の試料では、筋がぼやけて見える。これは、転位の形成を反映した結果と推測される。X 線回折装置(XRD)で構造解析を行い、X 線逆格子マッピングから SiGe 層の緩和の様式が変化していることが分かった。500°C から 600°C までは microtwin による緩和が主要になっていて、一軸のみの歪み緩和構造になっている。しかし、650°C になると転位が多く形成され、緩和の方向性がなくなっていることが考えられる。pMOSFET を作製し、移動度の評価を行った。当日は pMOSFET の電気伝導特性についても報告する。

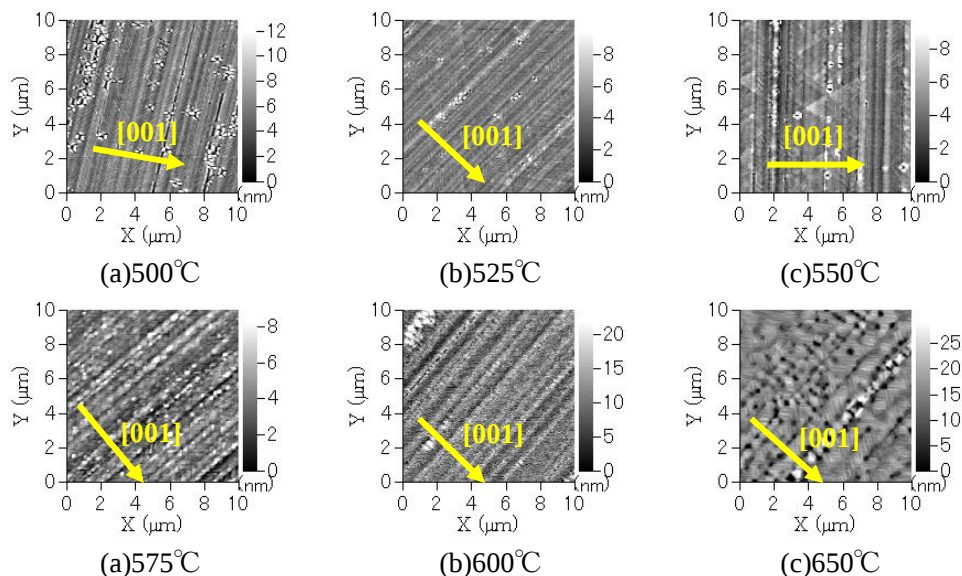


Fig. 1 AFM images of Si/SiGe/Si(110) surface