

Si(100)表面平坦化による MOS ダイオードの電気特性に関する検討

Effect of Si(100) surface roughness on electrical characteristics of MOS diodes

東工大総理工 〇工藤 聡也, 韓 大熙, 大見 俊一郎

Tokyo Institute of Technology, 〇Sohya Kudoh, Dae-Hee Han, Shun-ichiro Ohmi

E-mail: kudoh.s.ab@m.titech.ac.jp

1. はじめに

MOSFET の微細化に伴い、Si 表面の平坦性はデバイス特性に大きな影響を与えることが報告されている[1]。

今回、エッチングを用いた p-Si(100)基板表面の平坦化による MOS ダイオードの電気特性に関する検討を行ったので報告する。

2. 実験方法

SPM 洗浄、希フッ酸処理を行った p-Si(100)基板上に、1100°Cの wet 酸化により SiO₂を 300 nm 形成し、HF:HCl=1:19 のエッチャントにより SiO₂をエッチングした[2]。この平坦化処理後、850°Cの wet 酸化により SiO₂を 10 nm 形成した。さらに、上部と下部に Al 電極を蒸着し、MOS ダイオードを作製した。このように作製した試料に関して、C-V 特性、J-V 特性、絶縁破壊特性、および AFM による評価を行った。

3. 実験結果及び考察

図 1 に p-Si(100)表面の AFM 像を示す。図 1 (a)に示すように SPM 洗浄、希フッ酸処理後では RMS=0.19 nm と表面ラフネスが大きいに対して、エッチング後では図 1 (b)に示すように RMS=0.14 nm と平坦化できていることが分かった。図 2 に MOS ダイオードの絶縁破壊電荷量の Weibull プロットを示す。この結果から平坦化することにより絶縁破壊電荷量のばらつきが改善され、耐圧も向上することが分かった。

謝辞

本研究にご協力いただきました建国大の石原 宏教授、東北大の大見 忠弘名誉教授、諏訪 智之助教、本学の里 達雄教授、曾根 正人准教授、MES AFTY の斎藤 國夫氏、嶋田 勝

氏、ならびに NTT の神 好人氏に感謝いたします。

参考文献

- [1] R. Kuroda, T. Suwa, A. Teramoto, R. Hasebe, S. Sugawa, T. Ohmi, *IEEE Trans. Electron Devices*, **56**, 291 (2009).
 [2] Y. Morita, H. Tokumoto, *Appl. Phys. Lett.*, **67**, 2654 (1995).

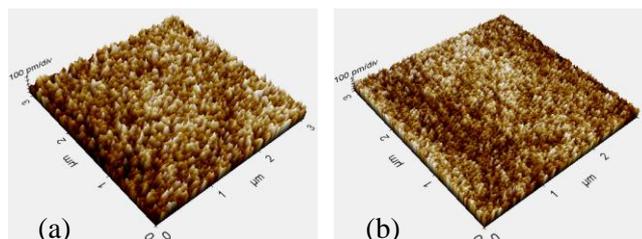


図 1 p-Si(100)基板表面の AFM 像。(a)基板洗浄後、(b)平坦化後。

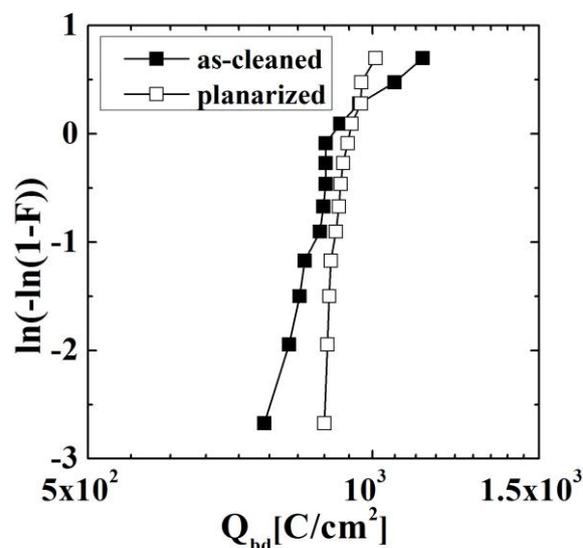


図 2 MOS ダイオードの絶縁破壊特性の比較。