

## ボトムコンタクト型アルキル DNTT 薄膜トランジスタの安定性評価

## Stability of Alkyl-DNTT Thin-Film Transistors with Bottom Contact Configuration

神戸大工<sup>1</sup>, 東大ナノ量子機構<sup>2</sup>, 東大生研<sup>3</sup>°北村 雅季<sup>1,2</sup>, 荒川 泰彦<sup>2,3</sup>Faculty Eng., Kobe Univ.<sup>1</sup>, NanoQuine, Univ. Tokyo<sup>2</sup>, and IIS, Univ. Tokyo<sup>3</sup>°Masatoshi Kitamura<sup>1,2</sup> and Yasuhiko Arakawa<sup>2,3</sup>

E-mail: kitamura@eedept.kobe-u.ac.jp

アルキル基を側鎖にもつジナフトチエノチオフェン(alkyl-DNTT)をチャンネル層とする薄膜トランジスタ(TFT)では  $7.9 \text{ cm}^2/\text{Vs}$  [1]の非常に高い移動度が報告されている. この材料を短チャンネル TFT に応用できれば, 高速動作が期待できる. 我々は pentafluorobenzenethiol (PFBT)で表面修飾した Au/AuNi 電極を有するチャンネル長  $4 \mu\text{m}$  のボトムコンタクト型 alkyl-DNTT TFT で移動度  $2.1 \text{ cm}^2/\text{Vs}$  を達成した[2]. 本研究では, PFBT 表面修飾をした Au/AuNi 電極を有するボトムコンタクト alkyl-DNTT TFT の安定性評価を行ったのでそれについて報告する.

図1に作製した PFBT で表面処理された Au/AuNi 電極を有する alkyl-DNTT TFT の断面図を示す. ドレイン・ソース電極はフォトリソグラフィとリフトオフにより作製し, alkyl-DNTT は基板温度  $100^\circ\text{C}$  で真空蒸着により製膜した. 測定は作製直後, 1 週間後, 2 週間後に行った. また, 2 週間後の測定の後, グローブボックス中,  $120^\circ\text{C}$  でアニールを行い, その後, 測定を行った. 保管および測定はグローブボックス中で行った.

図2はチャンネル長  $4 \mu\text{m}$  の alkyl-DNTT TFT のドレイン電流 ( $I_D$ ) ゲート電圧 ( $V_G$ ) 特性である. 図には作製直後, 2 週間後, アニール後の測定結果を示した. 2 週間後には電流特性は大きく劣化していることが分かる. 特に  $0 \text{ V}$  付近から  $|I_D|^{1/2}$  が  $V_G$  に対して非線形に増加しており, 閾値電圧がマイナス側にシフトしている. 他方, アニール処理を行うと電流特性が回復し,  $|I_D|^{1/2}$  が  $V_G$  に対ほぼ線形に変化する. 飽和領域の移動度は作製直後  $3.5$ , 2 週間後  $1.8$ , アニール後  $2.3 \text{ cm}^2/\text{Vs}$  であった. 移動度の変化のチャンネル長依存性を調べたところ, 保存による劣化は短チャンネルの TFT で顕著なことからコンタクト抵抗が悪化していると考えられる. 今回の結果は窒素中, 常温での保存においても劣化することを示しているが, その劣化をアニールによってある程度改善できることを表した結果といえる.

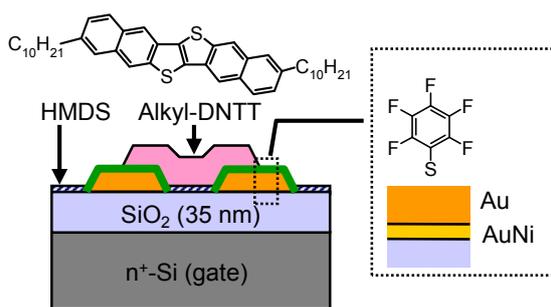


Fig. 1. Schematic of a bottom contact alkyl-DNTT TFT with PFBT-modified Au/AuNi electrodes.

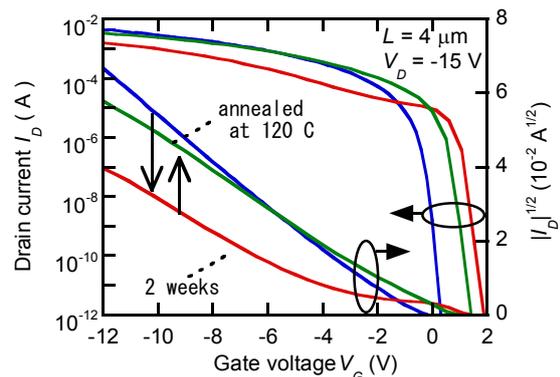


Fig. 2. Drain current versus gate voltage characteristics of alkyl-DNTT TFTs.

【謝辞】 本研究は文部科学省イノベーションシステム整備事業および科研費基盤研究(C) (24550211)の支援により遂行された. アルキル DNTT は日本化薬(株)より提供頂いたものであり感謝いたします.

【参考文献】 [1] M. J. Kang, I. Doi, H. Mori, E. Miyazaki, K. Takimiya, M. Ikeda, H. Kuwabara, Adv. Mater. **23** 1222 (2011). [2] M. Kitamura, Y. Kuzumoto, and Y. Arakawa, 40th Int. Sym. .Compund Semiconductors, 2013, ThB1-2.