

# ALD 堆積条件による $\text{La}_2\text{O}_3/\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ キャパシタの電気特性への影響

## Impact of ALD Deposition Condition on Electrical Property

### of $\text{La}_2\text{O}_3/\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ Capacitor

東工大フロンティア研<sup>1</sup>, 東工大総理工<sup>2</sup>

○鹿 国強<sup>1</sup>, 大嶺 洋<sup>1</sup>, Darius Zadeh<sup>1</sup>, 角嶋 邦之<sup>2</sup>, 西山 彰<sup>2</sup>, 杉井 信之<sup>2</sup>, 片岡 好則<sup>2</sup>,  
若林 整<sup>2</sup>, 筒井 一生<sup>2</sup>, 名取 研二<sup>1</sup>, 岩井 洋<sup>1</sup>

FRC, Tokyo Tech.<sup>1</sup>, IGSSE, Tokyo Tech.<sup>2</sup>,

○G. Lu<sup>1</sup>, H. Oomine<sup>1</sup>, D. H. Zadeh<sup>1</sup>, K. Kakushima<sup>1</sup>, A. Nishiyama<sup>1</sup>, N. Sugii<sup>2</sup>, Y. Kataoka<sup>2</sup>,  
H. Wakabayashi<sup>2</sup>, K. Tsutsui<sup>2</sup>, K. Natori<sup>1</sup>, and H. Iwai<sup>1</sup>

E-mail: roku.k.aa@m.titech.ac.jp

【はじめに】高移動度チャネル材料である  $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$  は High-k 材料と組み合わせた High-k/ $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$  MOS キャパシタは次世代 MISFET の候補である。従来の研究により高い誘電率( $k \sim 27$ )を有する  $\text{La}_2\text{O}_3$  は良好な界面特性が得られ[1]、また Fin-FET といった 3D デバイスに適する ALD 法を用いた  $\text{La}_2\text{O}_3/\text{InGaAs}$  キャパシタにおいて  $\text{Al}_2\text{O}_3$  より低い界面準位が得られている[2]。しかし、これまで詳細な ALD 条件による電気特性、界面特性への影響についての報告は少ない。本研究では ALD 堆積条件による電気、界面特性への影響について報告する。

【実験方法】 $n\text{-In}_{0.53}\text{Ga}_{0.47}\text{As}$  ( $N_D: 2 \times 10^{16} \text{ cm}^{-3}$ ) を InP 基板にエピタキシャル成長させた基板を用いた。HF (20%) を用いて基板洗浄を行った後  $(\text{NH}_4)_2\text{S}$  で表面処理を行った。その後、原料として  $\text{La}(\text{C}_3\text{H}_7\text{-C}_3\text{H}_4)_3$  (以下  $\text{La}(\text{PrCp})_3$ ) を用いて ALD 法により  $150^\circ\text{C}$ ,  $180^\circ\text{C}$  で  $\text{La}_2\text{O}_3$  を 80 cycle の膜厚で成膜し、*in-situ* で RF スパッタリング法を用いて電極を TiN (45nm)/W (5nm) 堆積させた。そして FG ( $\text{N}_2:\text{H}_2 = 97\%:3\%$ ) 雰囲気中にて熱処理 (PMA) を行い、電気特性の評価を行った。

【結果】Fig. 1 に堆積温度(a)  $150^\circ\text{C}$  と(b)  $180^\circ\text{C}$  における  $\text{La}_2\text{O}_3/\text{InGaAs}$  キャパシタの C-V 特性を示す。堆積温度(a)  $150^\circ\text{C}$  では  $\text{CET} = 2.6 \text{ nm}$  で(b)  $180^\circ\text{C}$  と比較して反転領域における周波数分散、ヒステリシスが抑えられている。Fig. 2 に各堆積温度の(a) ヒステリシスと(b) コンダクタンス法を用いて算出した界面準位密度  $D_{it}$  の PMA 温度依存性を示す。Fig. 2(a) から  $150^\circ\text{C}$  ではヒステリシスが抑えられており、PMA  $370^\circ\text{C}$  以上で逆向きの回転となる。また、Fig. 2 (b) 界面準位  $D_{it}$  では PMA 温度が  $420^\circ\text{C}$  まで  $D_{it} = 6.3 \times 10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$  と  $180^\circ\text{C}$  より低いことがわかる。以上から低温堆積により  $\text{La}_2\text{O}_3/\text{InGaAs}$  界面で As 酸化物の形成が抑制されたと示唆される[3]。

【謝辞】本研究は日本学術振興会の支援を受けて実施されたものです。

【参考文献】[1] D. H. Zadeh, et al., Solid-State Electron., vol. 82(2013) pp. 29-33, [2] 大嶺他: 2013 年春季応用物理学会, 29p-PB1-11, [3] R. P. H. Chang et al., Appl. Phys. Lett, vol 33(1978), pp. 341-342

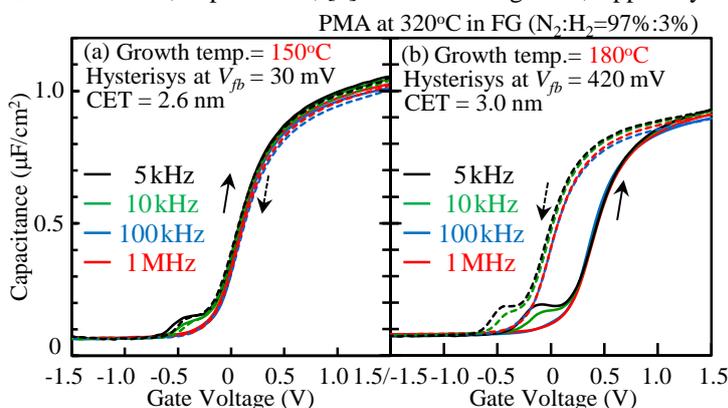


Fig. 1 C-V characteristics of TiN/W/ALD- $\text{La}_2\text{O}_3/\text{InGaAs}$  capacitors deposited at (a)  $150^\circ\text{C}$  and (b)  $180^\circ\text{C}$  annealed in FG at  $320^\circ\text{C}$ .

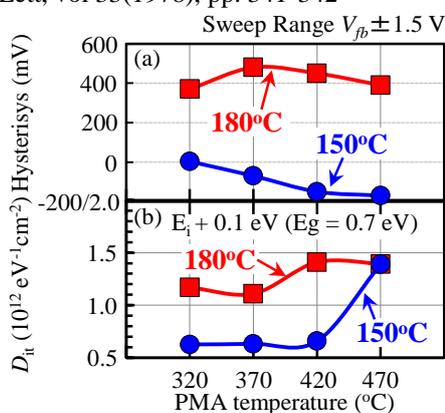


Fig. 2 (a) Hysteresis at  $V_{fb}$  and (b)  $D_{it}$  values at  $E_i+0.1\text{eV}$  as a function of PMA temperature.