

動的なゲートパルス電圧印加中のランダムテレグラフノイズによる Si MOSFET ドレイン電流変動 Drain-Current Fluctuation during Dynamic Gate Bias in Si MOSFETs due to Random Telegraph Noise

¹ 筑波大学 大学院数理物質科学研究科、² JST-CREST
○馮 璋^{1,2,*}、山田 啓作^{1,2}、大毛利 健治^{1,2}

¹ Graduate School of Pure and Applied Sciences, Univ. of Tsukuba, ² JST-CREST
○Wei Feng^{1,2,*}, Keisaku Yamada^{1,2}, Kenji Ohmori^{1,2}

*E-mail: wei.feng@aist.go.jp

【はじめに】微細化により MOSFET の特性揺らぎや雑音の影響が顕在化している。中でもドレイン電流 (I_d) のランダムテレグラフノイズ (RTN) はしきい値 (V_{th}) の時間変化を引き起こす為、回路動作の不安定性をもたらす [1-3]。高速回路オペレーションでは、オン状態/オフ状態に対する遷移時間の比率が大きくなる。そのため、RTN が遷移時間中のドレイン電流変動与えるの影響を明らかにする事は重要である。本講演では、パルスゲート電圧 (V_g) の遷移時間中の RTN の影響を議論する。

【実験方法】評価に用いたトランジスタは、n 型で poly-Si/HfO₂ (2 nm)/SiO₂ (0.8 nm) 構造を有する。ゲート長 L は 140nm、ゲート幅 W は 200 nm である。ゲート電極へのパルス電圧制御やドレイン電流の時間変化計測には、高速 I-V ユニット (Agilent B1530A) を用いた。

RTN はゲート絶縁膜トラップでの電子の捕獲・放出によって引き起こされるが、界面からの距離やエネルギーレベルによって緩和時間が決まる。図 1 (a) に示す RTN から、捕獲までの時間 (τ_c) と放出までの時間 (τ_e) を統計的に評価したものが、図 1 (b) である (累積指数分布)。 τ_c は 10 ms 以下に分布し、 τ_e は 10 ms より長い時間領域で支配的になることがわかる。

V_g のパルス波形を図 2 (a) に示す。 V_{g0} ($= V_{th} + 0.1$ V) から V_{gl} ($= V_{th} + 0.5$ V) まで V_g を遷移時間 $t_{TR} = 10$ μ s で変化させ、 V_{gl} で t_l の時間保持した後、遷移時間 t_{TR} で V_{g0} まで戻した。これを約 640 回繰り返し、 V_{gE} ($= V_{th} + 0.2$ V) での電流揺らぎの大きさ (σ_{Id}) を評価した。保持時間 t_l は 10 μ s ~ 0.1 s まで変化させた。ドレイン電圧値は、1V である。

【実験結果】 τ_c と τ_e の分布によりある電圧におけるトラップの占有確率を推定することができる。 V_{g0} ($= V_{th} + 0.1$ V) の電圧において十分長い時間が経過した時のトラップ放出状態の確率は、 τ_e と $\tau_c + \tau_e$ の比から 0.99 です。その電圧 V_{g0} から V_{gl} までゲート電圧を遷移させた状態を考えます。図 1 (b) に示した V_{gl} における τ_c と τ_e の分布から、経過時間が、10 μ s であれば、トラップの占有状態は遷移前の状態 (放出) を反映するのに対して、0.1 s の経過時間であれば、捕獲状態が支配的である事がわかります。またその間の時間 1 ms では、二つの状態が同程度の確率で現れる事が推測できます。

ゲート電圧遷移中の V_{gE} における電流揺らぎ大きさを示したものが、図 2 (b) です。まず、遷移中の揺らぎは、DC 特性に比べて大きいことがわかります。また、保持時間 0.1 s の時に最も大きくなることがわかります。

【参考文献】 [1] Y. H. Tseng et al., IEDM (2010) 636. [2] K. Ohmori et al., VLSI (2011) 202. [3] K. Takeuchi et al., VLSI (2010) 189. [4] W. Feng et al., IEDM (2011) 630.

その要因を明らかにするために、 V_{gE} における電流値の分布を示したものが、図 3 です。ここで、灰色の特性は、 V_{gl} における電流分布にオフセットを加えたものです。保持時間 t_l が (a) 10 μ s 及び (c) 0.1 s の時は、分布が一つのピークとなるのに対して、(b) 1 ms の時は、二つのピークとなることがわかります。これは、それぞれ、保持時間により、ゲート電圧遷移前の状態、遷移後の状態、そしてその中間状態を示すと考えると、 τ_c と τ_e の分布に関する考察とよく一致します。

【まとめ】我々は、RTN における τ_c と τ_e の緩和時間とその分布を把握する事が、ゲート電圧のオン時間の保持中および遷移中における電流揺らぎを明らかにする上で、重要である事を明らかにしました。この結果は、駆動ゲート電圧やシーケンスに対して、RTN の及ぼす影響は異なり、その特性理解による電流ゆらぎの低減が可能である事を示唆しています。

【謝辞】本研究は JST-CREST の支援により実施された。

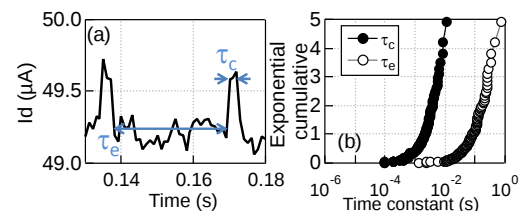


図 1 V_{gl} における (a) ドレイン電流の時間依存 (RTN)、(b) RTN の τ_c と τ_e の累積指数分布。

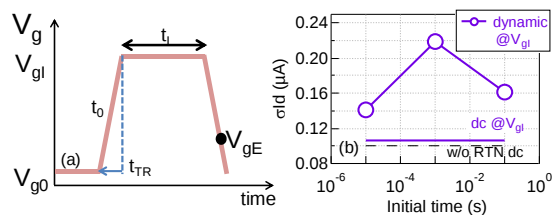


図 2 (a) V_g パルスシーケンス (b) DC 電圧印加時および保持時間を変化させた時のドレイン電流揺らぎ大きさ (σ_{Id})。

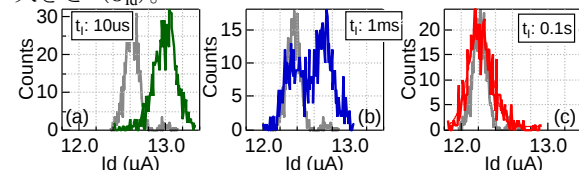


図 3 パルス電圧遷移中 V_{gE} における、(a) $t_l = 10$ μ s、(b) $t_l = 1$ ms、および (c) $t_l = 0.1$ s の I_d 分布。