19a-P5-1

薄膜トランジスタによるニューラルネットワーク

Neural Network using Thin-Film Transistors

龍谷大理工，○森田 竜平，山口 裕貴，木村 睦，松田 時宜

Ryukoku Univ，○Ryohei Morita，Yuki Yamaguchi，Mutsumi Kimura，Tokiyoshi Matsuda

E-mail: t100159@mail.ryukoku.ac.jp

ニューラルネットワークは，脳の神経回路を起源とする生体模倣の思考機械である．自己組織化機能・自己学習能・並列分散計算などの特長があり，　情報処理の新規システムとして期待されている．まず、ソフトウェアレベルで研究され，理論やモデルは定式化された．しかし，実際に確認するには現実のニューラルネットワークが必要とされた．そこで，実際のアプリケーションを実現するために，複雑なアナログ回路とデジタル回路やニューラルネットワーク大規模集積回路（LSI）により，回路レベルで開発された．　しかし，　これらのニューラルネットワークは，ニューロンもシナプスも十数個から数十個のトランジスタから構成され，それぞれ多数とすることに問題があった．

我々は，　薄膜トランジスタ（TFT）　によるデバイスレベルのニューラルネットワークの研究を行っている．最小規模のニューラルネットワークのデバイス試作を完了し，実際に NOT・OR・XOR の学習の動作検証に成功した．今回は，入力部位と出力部位が非対称な回路で動作を確認した．相互結合型のニューラルネットワークを採用し，もともとは課題であった多結晶 Si TFT の特性変化を逆にシナプスの結合強度可変機能に利用することにより，ニューロンを 8 個，シナプスをたった 1 個の TFT で構成することを実現した．超巨大規模で自立学習可能なフレキシビリティの高いシステムにつながる成果である．

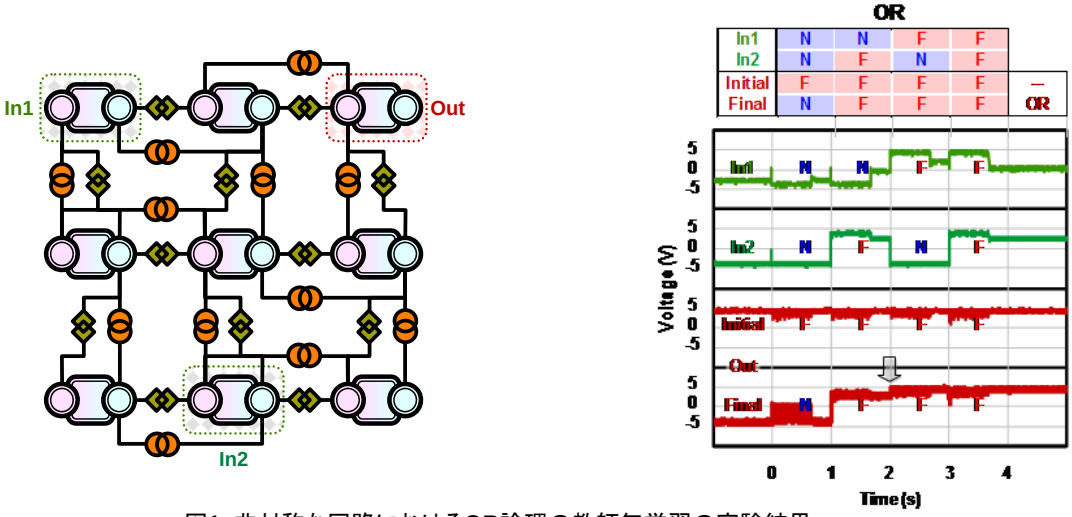

図1 非対称な回路におけるOR論理の教師無学習の実験結果

© 2013 年　応用物理学会