

AlGaIn/GaN 系 p チャネル HFET の製作

Fabrication of AlGaIn/GaN-based p-channel HFETs

東工大総理工¹, 東工大フロンティア研², 産業技術総合研究所³, 〇米澤宏昭¹, 中島 昭³,西澤伸一³, 大橋弘通³, 筒井一生¹, 角嶋邦之¹, 若林 整¹, 岩井 洋²Tokyo Tech.IGSSE¹, Tokyo Tech.FRC², AIST³, 〇H. Yonezawa¹, A. Nakajima³,S. Nishizawa³, H. Ohashi³, K. Tsutsui¹, K. Kakushima¹, H. Wakabayashi¹, and H. Iwai²

E-mail: yonezawa.h.ab@m.titech.ac.jp

【はじめに】 GaN 系の HFET は高絶縁破壊電界、高移動度などの特性により次世代パワーデバイスへの応用が期待されており、2次元電子ガス(2DEG)を利用した n チャネル GaN HFET は盛んに研究されている。さらに p チャネル GaN HFET[1]が実現出来れば、大きな駆動力を持った GaN パワー集積回路の実現が可能となり、システム全体の低コスト化、小型化を図ることが出来る。しかし、Mg 不純物ドーピングによる従来の方法では、活性化率が 1%と低くデバイス応用に十分な移動度、キャリア濃度が得られず、p チャネル素子の実現が困難であった。近年、GaN の特徴である PN 接合(分極接合)技術により、高移動度、高濃度な 2次元正孔ガス(2DHG)を得られることが報告された[2]。この 2DHG を利用した p チャネル GaN HFET の作製を行った。

【素子構造】 サファイア基板上に成長させた高濃度 2DHG の得られる GaN/AlGaIn/GaN ヘテロ構造(Fig.1)を基板に用いた。この上に今回試作した素子構造を Fig.2 に示す。2DHG のチャネルに対して下層に形成される 2DEG 層をゲート電極に使う構造を用いた。これは、最上層の上にゲート電極を形成すると十分な絶縁性が確保できない可能性があるためである。チャネル長 (L) は 20~50 μm 、チャネル幅 (W) は 50~150 μm で作製した。

【作製プロセス】 Fig.1 で示すエピ基板に ICP-RIE 法により AlGaIn 層の途中までのメサエッチングを行った。次に、素子分離の為に 2DEG 層を超えて GaN 層までのエッチングを行った。露出させた AlGaIn 層上に TiN/Ti (50/50nm) を堆積して N₂ 雰囲気中 950℃アニールで形成したオーミックコンタクトをゲート電極とした。また、Mg-doped GaN 上に Ni (50nm) を堆積して 5%O₂ 雰囲気中でアニ

ール処理を行いソース/ドレイン電極を作製した。

作製した HFET の電気的特性の詳細は当日の発表にて報告する。

【謝辞】本研究は、独立行政法人新エネルギー・産業技術総合開発機構 (NEDO) の先導的産業技術創出事業の支援を受けて行われた。

[1] T. Zimmermann *et al.*, IEEE EDL, 25(7), 450 (2004).

[2] A. Nakajima *et al.*, APEX, 3, 121004 (2010).

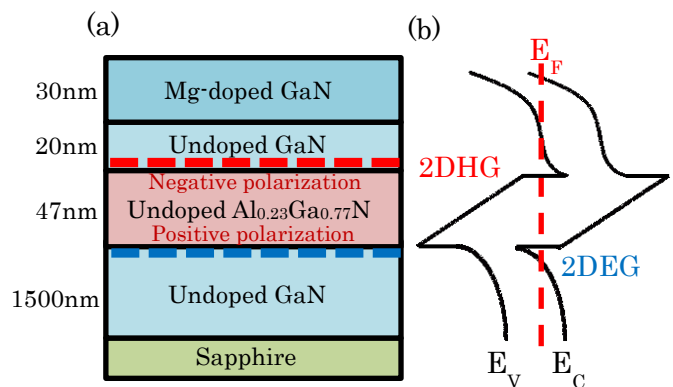


Fig. 1 (a) Structure of epitaxial substrates and (b) band diagram

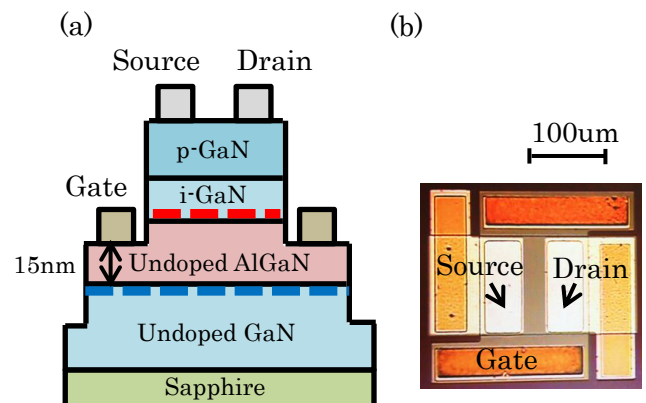


Fig. 2 (a) Cross sectional structure and (b) top-view photograph of fabricated p-channel HFET.