

# マイクロ熱プラズマジェット照射による a-Si 膜の Leading Wave Crystallization における結晶位置制御及び TFT の電気特性評価

## Grain Position Control by Leading Wave Crystallization of Amorphous Silicon Films Induced by Micro-Thermal-Plasma-Jet Irradiation and Characterization of TFTs

広大院先端研<sup>1</sup>, 学振特別研究員 DC<sup>2</sup>

○林 将平<sup>1,2</sup>, 森崎 誠司<sup>1</sup>, 上倉 敬弘<sup>1</sup>, 山本 将悟<sup>1</sup>, 酒池 耕平<sup>1,2</sup>, 赤澤 宗樹<sup>1</sup>, 東 清一郎<sup>1</sup>

Grad. School of AdSM, Hiroshima Univ.<sup>1</sup>, JSPS Research Fellow DC<sup>2</sup>

○S. Hayashi<sup>1,2</sup>, S. Morisaki<sup>1</sup>, T. Kamikura<sup>1</sup>, S. Yamamoto<sup>1</sup>,

K. Sakaike<sup>1,2</sup>, M. Akazawa<sup>1</sup>, and S. Higashi<sup>1</sup>

E-mail: semicon@hiroshima-u.ac.jp

序>我々は、石英基板上アモルファスシリコン(a-Si)膜への大気圧マイクロ熱プラズマジェット( $\mu$ -TPJ)照射により固相結晶化(SPC)、Leading Wave Crystallization (LWC)、高速横方向結晶化(HSLC)の3種類の結晶化が誘起されることを報告した[1]。本研究では、 $\mu$ -TPJ 照射中 Si 膜の高速カメラ観察により新たに発見された LWC に着目し、a-Si 膜のパターニングによる Si 結晶粒位置制御を試みた。また、LWC により形成された結晶 Si をチャンネルに用いた薄膜トランジスタ(TFT)を作製した。

実験>石英基板上に PECVD 法により 200 nm の a-Si 膜を堆積し、450 °C で 1 h の脱水素処理を行った。ドライエッチングにより a-Si 膜が除去されたスリット領域を形成後、大気圧下において Ar ガス流量 ( $f$ ) 1.0 ~ 2.0 L/min、投入電力( $P$ ) 1.4 ~ 1.6 kW、噴出孔径 600  $\mu$ m より発生した  $\mu$ -TPJ の前面( $d$ ) 1.0 ~ 1.5 mm において、a-Si 膜を速度( $v$ ) 1500 ~ 2500 mm/s で掃引することで結晶化を行った。LWC-Si 膜をチャンネルに用いた N 及び P 型トップゲート TFT を作製し[2]、電気特性を評価した。

結果及び考察>異なる間隔でスリットを形成した試料に LWC 条件下で  $\mu$ -TPJ 照射し、SEM により結晶化領域を観察した(Fig.1)。スリット間隔(a)30 及び(b)50  $\mu$ m の試料においては、スリットにより区切られた領域は一つの波により形成されていることが明らかになった。この時、スリットを形成していない試料(c)における LWC 波幅( $L_{LWC}$ )は 52  $\mu$ m であり、 $L_{LWC}$  よりも短い間隔に区切られた a-Si 膜は全て一つの波により形成されていることが分かった。これは a-Si 膜に端を形成することで、結晶成長の種となる核が常に a-Si 膜端において形成されたためと考えられる。よってスリットの形成により LWC の始点と終点が制御でき、所望の位置に長距離成長領域の形成が可能である。この手法により (b)の赤枠内から TFT チャンネル領域を想定したパターンを形成し、(d)SEM 及び EBSD 法により結晶状態を観察したところ単結晶によるチャンネル形成が認められた。LWC-Si 膜をチャンネルに用いた TFT の伝達特性及び電界効果移動度( $\mu_{FE}$ )を Fig. 2 に示す。N 及び P 型において良好なトランジスタ特性が得られ、 $\mu_{FE}$  はそれぞれ 494, 165  $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$  の高い値を示した。また、閾値電圧及び S 値は N 型で 2.15 V, 421 mV/dec., P 型で -0.56 V, 358 mV/dec.を示した。以上の結果から、LWC 及びスリット形成を用いた結晶粒位置制御は、単結晶チャンネル形成による高性能 TFT の作製に非常に有効であると言える。

結論> $\mu$ -TPJ 照射 LWC において a-Si 膜をスリットにより  $L_{LWC}$  以下の領域に区切ることで LWC の位置制御が可能であることが明らかになり、結晶位置を制御することで高性能 TFT の作製に成功した。

謝辞>本研究の一部は、広島大学ナノデバイス・バイオ融合科学研究所(RNBS)の施設を用い、最先端・次世代研究開発支援プログラム(NEXT プログラム)の支援の下に行われた。

[1] S. Hayashi, *et al.*, Appl. Phys. Lett. **101** (2012) 172111.

[2] 森崎他, 第60回応用物理学会春季学術講演会 (2013) 13-135, 28p-G6-14.

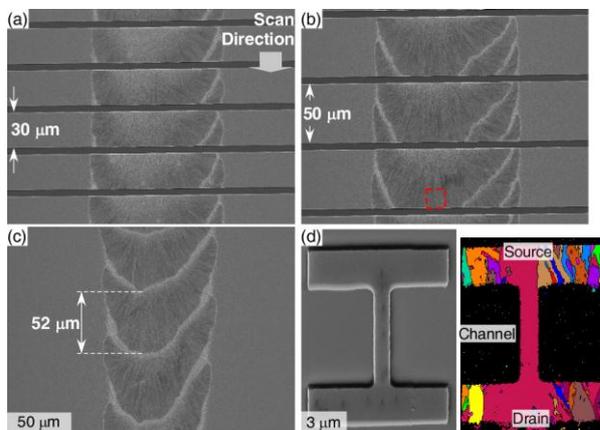


Fig. 1. SEM images of LWC-Si films patterned slits with intervals of (a)30, (b)50  $\mu$ m and (c) without slits, and (d) SEM image and grain map of TFT channel pattern.

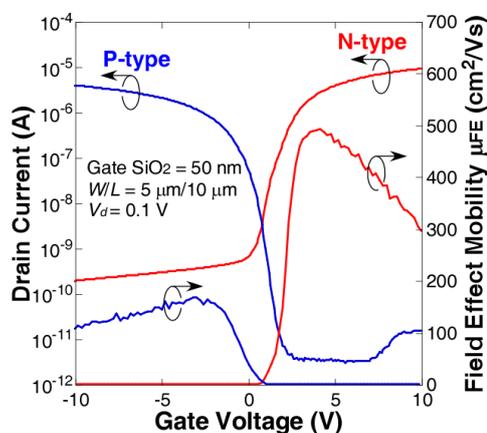


Fig. 2. Transfer characteristics and  $\mu_{FE}$  of n and p-type LWC-TFTs.