

埋め込み電極による塗布型有機電界効果トランジスタの低電圧駆動化

Low voltage operation of solution-processed organic field-effect transistors using embedded electrodes

大阪府大院¹, 大阪府大分子エレクトロニックデバイス研², 広島大院³, 日本化薬(株)⁴,○木村 友¹, 永瀬 隆^{1,2}, 小林隆史^{1,2}, 瀧宮和男³, 池田征明⁴, 内藤裕義^{1,2}Osaka Pref. Univ.¹, RIMED², Hiroshima Univ.³, Nippon Kayaku Co., Ltd.⁴,○Y. Kimura¹, T. Nagase^{1,2}, T. Kobayashi^{1,2}, K. Takimiya³, M. Ikeda⁴, and H. Naito^{1,2}E-mail: kimura@pe.osakafu-u.ac.jp

1. はじめに

低分子半導体ベンゾチエノベンゾチオフェン誘導体(C₈-BTBT)は極めて高い電界効果移動度を示すことから大きな注目を集めている。これまでに我々はトップゲート・ボトムコンタクト構造において埋め込み型のソース/ドレイン電極を形成することで、半導体層の平坦化、薄膜化が可能であることを報告した[1]。更なる FET の高性能化には低電圧駆動が求められる。そこで、本研究では埋め込み電極を用いることで、半導体層、絶縁層を薄膜化し、低電圧駆動が可能な FET の作製を行ったので、報告する。

2. 実験

図1に埋め込み電極を有するトップゲート型 C₈-BTBT FET の素子構造を示す。埋め込み電極の作製は、ガラス基板上に形成した熱硬化 PVP (poly(4-vinylphenol)) 層をフォトリソグラフィ及びドライエッチングを用いてパターンニングし、その後、Cr/Au を真空蒸着することで行った。作製した基板の上に C₈-BTBT 溶液 (クロロベンゼン溶媒 0.5 wt%) をスピコートし (膜厚は 40 nm 以下)、乾燥後、CYTOP 溶液(3 wt%)をスピコートにする(膜厚は 100 nm 以下)ことで、それぞれ半導体層及びゲート絶縁膜を形成した。最後に Al を真空蒸着し、ゲート電極を作製した。

3. 結果及び考察

図2に埋め込み型のソース/ドレイン電極を用いて半導体層及び絶縁層の薄膜化を行ったトップゲート型 C₈-BTBT FET の伝達特性を示す。ドレイン電圧が-10V において得られた FET 特性(チャンネル長 L=75 μm)はオンオフ比は 10⁶程度となり、良好な特性が得られた。また、電界効果移動度は 2.5 cm²/Vs が得られ、低電圧においても高い移動度が得られることが分かった。電極の段差が影響しない埋め込み電極を用いることで、半導体層、絶縁層を薄膜化することが可能となり、低電圧駆動デバイスが実現できた。当日はアレイ型の電極への応用についても報告する予定である。

参考文献

[1] 木村他、第 59 回応用物理学関係連合講演会講演予稿集, 12-303 (2012).

謝辞 本研究は、総合科学技術会議により制度設計された最先端研究開発支援プログラムにより、日本学術振興会を通して助成された。また本研究の一部は、科学研究費補助金及び新学術領域研究「元素ブロック高分子材料の創出」の助成を受けた。

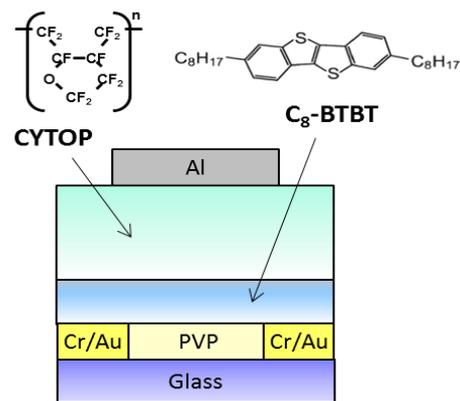


Fig. 1. Device structure of C₈-BTBT FETs with embedded source-drain electrodes.

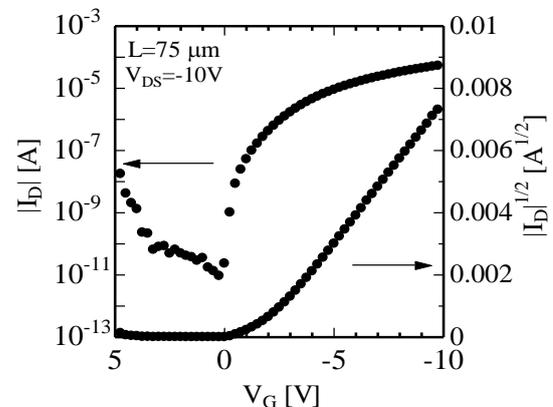


Fig. 2. Transfer characteristics of top-gate C₈-BTBT FET with embedded electrodes.