

Junctionless Transistor のゲート構造依存性の解析

Numerical Study for Junctionless Transistor: Dependence on Gate Structure

筑波大電物 ○ 芝宮 徹, 吉田 勝尚, 佐野 伸行

Inst. Appl. Phys., Univ. of Tsukuba ○ Toru Shibamiya, Katsuhisa Yoshida, Nobuyuki Sano

E-mail: shibamiya@hermes.esys.tsukuba.ac.jp

【はじめに】 デバイスの微細化に伴い、高濃度にドーブしたソースおよびドレイン領域とチャネル領域間の急峻な濃度勾配の形成が困難となってきた。近年、これらの問題を解決するデバイスとして、Junctionless Transistor が提案された [1], [2]。これまでの反転層を用いたデバイスと異なり、Junctionless Transistor はソースからドレインに至る全領域で不純物濃度は一定である。そのため、プロセスの単純化が可能となり、更なる微細化が期待される。Junctionless Transistor では動作の特性上、オフ時に十分な空乏化をさせるためにチャネルの断面積を小さくし、一方で十分なオン電流を得るために不純物濃度を高くすることが必要となる。これまでに Tri ゲートやゲートオールアラウンド (GAA) 構造における実験結果が発表されている [3], [4]。

本研究では、様々な構造の Junctionless Transistor について TCAD を用いたシミュレーションを行い、デバイスとして動作可能な構造・不純物濃度などを見積もり、動作特性を明らかにした。

【シミュレーション手法】 マルチゲート構造のいくつかの Junctionless Transistor について、ドリフト拡散法を用いてシミュレーションを行った。シミュレーションに用いた GAA 構造デバイスは断面積が $10\text{nm} \times 10\text{nm}$ 、チャネル長 40nm 、ソースおよびドレイン領域の長さ 40nm 、ドナー不純物濃度 10^{19}cm^{-3} である (図 1)。Tri-Gate 構造では、p 型シリコン基板上に、同様のシリコンワイヤ構造を持つものとした。基板濃度は $5 \times 10^{18}\text{cm}^{-3}$ とした。

【シミュレーション結果】 Tri-Gate, GAA 構造デバイスのチャネル断面における電子濃度分布を図 2 に示す。ドレイン電圧、ゲート電圧はそれぞれ 0.3V , 0.5V とした。反転層内をキャリアが流れる従来のデバイスとは異なり、Junctionless Transistor ではキャリアがデバイス中央を流れていることが分かる。また、ゲート構造の違いによりキャリアの分布が異なり、Tri-Gate 構造の場合では基板側にキャリアが広がっている。

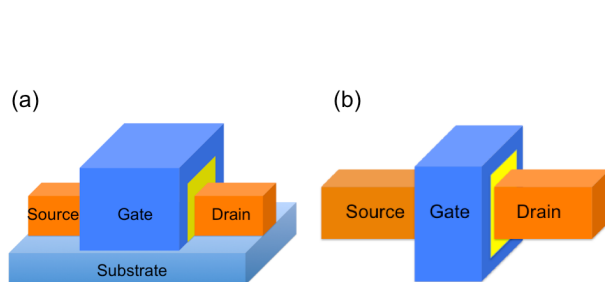


図 1 Schematics of (a) Tri-Gate, (b) GAA Junctionless transistors.

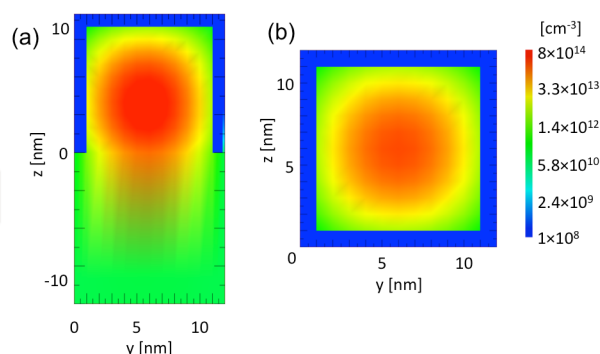


図 2 Electron density distribution in the middle of channel: (a) Tri-Gate, (b) GAA.

[1] C. W. Lee et al., Appl. Phys. Lett. 94, 053511 (2009).

[2] J. P. Colinge et al., Nature Nanotechnology 5, 225 (2010).

[3] C. H. Park et al., Solid-State Electronics 73, 7 (2012).

[4] S. J. Choi et al., IEEE Electron Device Letters 32, 125 (2011).