

ディプレッションモード Ga_2O_3 MOSFETDepletion-mode Ga_2O_3 MOSFET情報通信研究機構¹, タムラ製作所², 光波³○東脇 正高¹, 佐々木 公平^{2,1}, 上村 崇史¹, ワン マンホイ¹, ダイワシガマニ キルシナムルティ¹,倉又 朗人², 増井 建和³, 山腰 茂伸²NICT¹, Tamura Corp.², Koha Co., Ltd.³○Masataka Higashiwaki¹, Kohei Sasaki^{2,1}, Takafumi Kamimura¹, Man Hoi Wong¹, DaivasigamaniKrishnamurthy¹, Akito Kuramata², Takekazu Masui³, and Shigenobu Yamakoshi²

E-mail: mhigashi@nict.go.jp

酸化ガリウム(Ga_2O_3)は、そのワイドギャップに起因する物性、および単結晶基板の量産性などから、次世代パワーデバイス用途に非常に魅力的な新半導体材料である。我々は現在、世界に先駆けて Ga_2O_3 パワーデバイスの研究開発に取り組んでいる。その第一歩として、単結晶 n 型 Ga_2O_3 薄膜をチャネルとする MESFET を作製し、そのトランジスタ動作の実証に成功した[1]。今回、更なる Ga_2O_3 トランジスタの性能および実用性の向上のために、 Al_2O_3 膜をゲート絶縁膜とするディプレッションモード Ga_2O_3 MOSFET を試作し、そのデバイス特性を評価したので報告する。

Ga_2O_3 MOSFET 試作には、フローティングゾーン法で作製した Fe ドープ半絶縁 $\beta\text{-Ga}_2\text{O}_3$ (010) 単結晶基板を用いた。その基板上に、厚さ 300 nm の Sn ドープ n 型 Ga_2O_3 薄膜を MBE 成長した。Sn ドーピング濃度は $7 \times 10^{17} \text{ cm}^{-3}$ である。Fig. 1 に、今回作製した MOSFET の断面構造模式図を示す。ソース、ドレイン電極直下部分の n- Ga_2O_3 エピ膜には、厚さ 150 nm のボックスプロファイルになるように、トータルで濃度 $5 \times 10^{19} \text{ cm}^{-3}$ の Si をイオン注入している。そして、赤外線ランプを用いて 925°C 、30 分間活性化アニールを行った。その後、ソース、ドレイン電極として Ti(20 nm)/Au(230 nm) を蒸着し、最後に電極アニールを 450°C で 1 分間行った。この一連のプロセスにより、コンタクト比抵抗 $8.1 \times 10^{-6} \Omega\text{cm}^2$ の良好なオーミック電極を得ている。厚さ 20 nm の Al_2O_3 ゲート絶縁膜は、プラズマ ALD により 250°C で堆積した。ゲート電極は Ti(3 nm)/Pt(12 nm)/Au(280 nm)、ゲート長、幅はそれぞれ 2 μm , 500 μm である。また、Si イオン注入領域間 (ソース-ドレイン間) の距離は 20 μm である。

Fig. 2(a) に、 Ga_2O_3 MOSFET の DC 出力特性を示す。ドレイン電流は、ゲート電圧により効果的に変調されており、飽和、ピンチオフ両特性も良好であった。最大ドレイン電流密度は、ゲート電圧 +4 V において 39 mA/mm が得られた。三端子オフ状態ドレイン耐圧は、370 V と非常に大きな値を示した。また、リーク電流が測定装置限界値 (2 pA/mm) 以下と非常に小さな値であり、その結果ドレイン電流オン/オフ比は 10 桁以上と非常に高い値となっている [Fig. 2(b)]。このように、今回得られた Ga_2O_3 MOSFET デバイス特性は、前回の MESFET と比較して大きな改善が得られただけでなく、 Ga_2O_3 パワーデバイスの実用に向けた高い潜在能力を示唆する結果であった。

本研究の一部は、NEDO 委託研究「省エネルギー革新技术開発事業/挑戦研究」として実施した。

[1] M. Higashiwaki et al., Appl. Phys. Lett. 100, 013504 (2012).

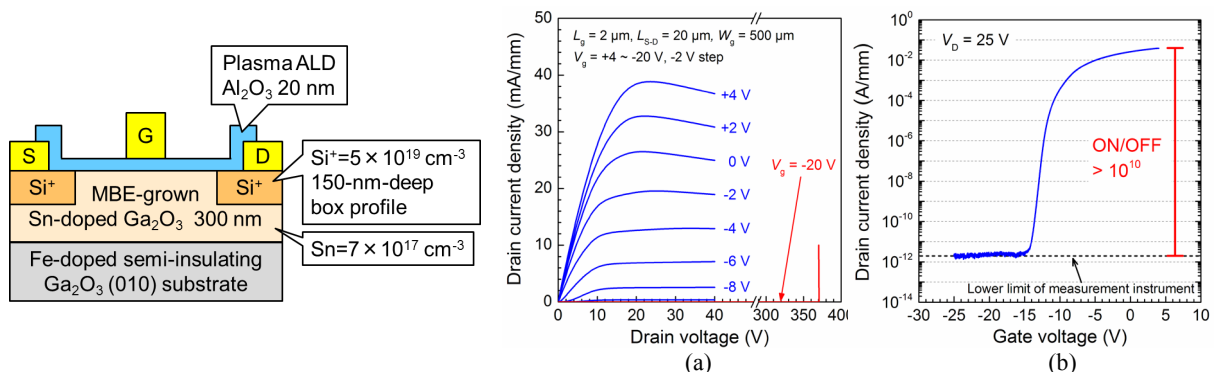


Fig. 1 Schematic cross section of Ga_2O_3 MOSFET Fig. 2 (a) DC output and (b) transfer characteristics of Ga_2O_3 MOSFET