## GaN 系 MOS-HEMT における MOS 界面準位評価と電気特性への影響

Characterization of MOS Interface States and their Effects on Electrical Properties in GaN-based MOS-HEMTs

北大量集センター 情報科学研究科<sup>1</sup>, JST-CREST<sup>2</sup><sup>0</sup>堀 祐臣<sup>1</sup>, 谷田部 然治<sup>1</sup>, 橋詰 保<sup>1,2</sup> RCIQE, Graduate School of Information Science and Technology, Hokkaido Univ.<sup>1</sup>, JST-CREST<sup>2</sup> <sup>°</sup>Yujin Hori<sup>1</sup>, Zenji Yatabe<sup>1</sup>, and Tamotsu Hashizume<sup>1,2</sup>

## E-mail: hori@rciqe.hokudai.ac.jp

【はじめに】絶縁ゲート GaN 系トランジスタ(MOS-HEMT)の動作信頼性・安定性の向上には MOS 界面特性の制御が不可欠である。MOS-HEMT は2つ以上の界面を有する構造であるため界 面準位の評価を困難にしているが、実際のデバイスに即したヘテロ構造上での界面評価は様々な 構造・プロセス条件を検討する上で重要な意義を持つ。本研究ではGaN 系 MOS-HEMT における MOS 界面準位評価によって、MOS-HEMT デバイスの電気特性への影響を評価する。

【実験と結果】図1に、作製した Al<sub>2</sub>O<sub>3</sub>/AlGaN/GaN MOS-HEMT の模式図を示す。Ti/Al/Ti/Au ソ ース・ドレイン電極の形成と素子分離を行った後、原子層堆積法を用いて 10 nm の Al<sub>2</sub>O<sub>3</sub> 膜を堆 積した。N<sub>2</sub>雰囲気中で 400 ℃、15 分間のアニールを行い、最後に Ni/Au ゲート電極を形成した。

図2に、C-V 測定から見積もった Al<sub>2</sub>O<sub>3</sub>/AlGaN 界面準位密度分布を示す。ミッドギャップ近傍の準位の評価には単色光照射による光支援 C-V 法を適用し、伝導帯近傍の準位については測定周 波数依存性(1 kHz から1 MHz) から見積もりを行った[1]。Al<sub>2</sub>O<sub>3</sub>/AlGaN 界面には最小で 2×10<sup>12</sup> cm<sup>-2</sup> eV<sup>-1</sup>程度、伝導帯近傍では 10<sup>13</sup> cm<sup>-2</sup> eV<sup>-1</sup>台の比較的高密度な電子準位の分布が示唆された。

図3に、作製した MOS-HEMT の飽和領域での伝達特性を示す。測定はパルスモードで行い、 ベース電圧はストレスなし( $V_{DS} = V_{GS} = 0 V$ )およびオフストレス( $V_{DS} = 10 V, V_{GS} = -8 V$ )の2 つを印加した。ゲート電圧を正に印加した際のドレイン電流増加の阻害は、正バイアス時には 2DEG チャネルに加えて Al<sub>2</sub>O<sub>3</sub>/AlGaN 界面側にチャネルが形成されるため、界面準位による移動 度の低下が原因と考えられる。また、オフストレス印加による負バイアス側への $V_{th}$ シフトは、ス トレス印加によって引き起こされた比較的高密度な界面準位からの電子放出によって、界面の荷 電状態が変化したためであると思われる。このような MOS-HEMT の動作不安定性の改善には、 MOS 界面準位の制御が不可欠である。

