

側面に基板拘束のある $\text{GaN}_x\text{As}_{1-x}$ ナノワイヤの混和性に関する理論的研究Theoretical investigation for $\text{GaN}_x\text{As}_{1-x}$ nanowires with lattice constraint around nanowire facets

三重大院工, °加藤 真崇, 秋山 亨, 中村 浩次, 伊藤 智徳

Mie Univ, °Masataka Kato, Toru Akiyama, Kohji Nakamura, Tomonori Ito

E-mail: 413m608@m.mie-u.ac.jp

【はじめに】光デバイスへの応用が可能な材料として III-N-V 型窒化物混晶半導体である $\text{GaN}_x\text{As}_{1-x}$ が注目されている。しかしながら、 $\text{GaN}_x\text{As}_{1-x}$ は他の混晶半導体に比べて広い組成域で混晶の実現が難しいことが知られている。これまでに我々は、 $\text{GaN}_x\text{As}_{1-x}$ 薄膜においてその原子配列が基板格子定数および濃度に依存して多様な原子配列が出現することを見出している[1,2]。本研究では、鑄型形状のナノ構造基板に埋め込まれたコア・シェル構造のナノワイヤ[3]に注目し、ナノワイヤ側面に基板拘束のある系での $\text{GaN}_x\text{As}_{1-x}$ ナノワイヤの原子配列を決定し、ナノ構造界面と原子配列の関係性を理論的に検討する。

【結果および考察】Fig. 1 は経験的原子間ポテンシャル[4]を用いたモンテカルロ計算によって得られた、ナノワイヤ側面に基板拘束のある $\text{GaN}_x\text{As}_{1-x}$ ナノワイヤでの原子配列を基板格子定数 a_{sub} および N 濃度 x の関数として示したものである。この図から、N 濃度あるいは As 濃度が低い場合 ($x=0.1$ および 0.9) では相分離状態 (図 1 の青色領域) となるが、 $x=0.5$ では格子定数の増加に伴い N および As がそれぞれ層状に偏析する (図 1 の灰色領域) ことがわかる。これは、基板拘束によるナノワイヤ側面への偏析の抑制と GaN と GaAs との格子不整合度に起因した Ga-N ボンド長の増大に伴うひずみ緩和に起因している。この層状偏析の傾向は V 溝基板での傾向よりも[2]顕著であり、この鑄型形状のナノ構造に埋め込まれたナノワイヤにおいては界面の寄与が原子配列に大きく影響を与えることが示唆される。

[1] C. T. Foxon et al.: J. Cryst. Growth **150** (1995) 892. [2] T. Ito et al.: Appl. Surf. Sci. **256** (2009) 1218. [3] R. Liu, et al.: ACS Nano **5** (2011) 5608. [4] T. Ito et al.: Phys. Rev. B **40** (1989) 9715.

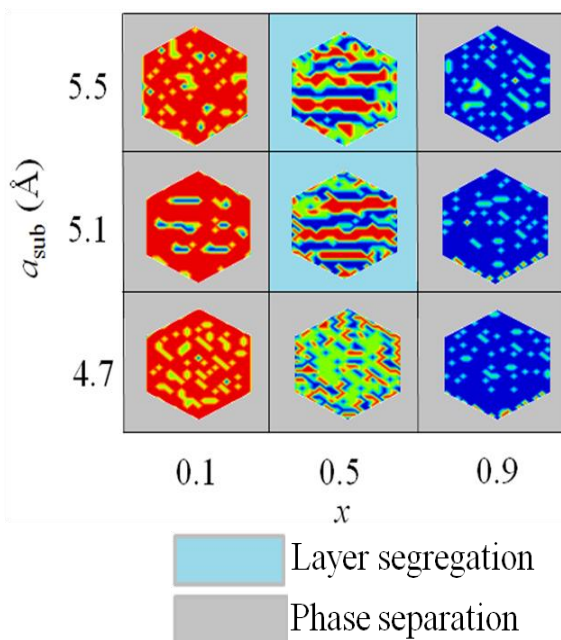


Fig. 1. Cross sectional view of atomic arrangements of $\text{GaN}_x\text{As}_{1-x}$ nanowires with lattice constraint around nanowire facets. Contours with red and blue regions represent As and N atoms, respectively. $\text{GaN}_x\text{As}_{1-x}$ nanowires are surrounded by GaAs{111} and {221} facets.