

モンテカルロ法による微細金属配線抵抗のモデリング

Modeling of electrical resistance in nanoscale metallic wires: A Monte Carlo approach

東芝 S&S 社, ○来栖貴史, 谷本弘吉, 和田真, 磯林厚伸, 梶田明広, 青木伸俊, 豊島義明

Toshiba S&S Company, ○T. Kurusu, H. Tanimoto, M. Wada, A. Isobayashi, A. Kajita, N. Aoki, and Y. Toyoshima

E-mail: takashi.kurusu@toshiba.co.jp

金属配線の抵抗率は微細化が進むにつれて上昇することが知られている（抵抗率の細線効果）。先端 LSI における微細配線層では、この細線効果が既に支配的である。そのため、細線効果を解析・予測するための技術が次世代 LSI の効率的設計に必要とされている。抵抗率の細線効果は、電流を運ぶ電子の平均自由行程が配線の幅や高さ、結晶粒界によって制限されるために生じる形状効果と考えられる。我々はこの細線効果を解析・予測するための技術として、半古典的モンテカルロ法(以下、MC 法)を応用した金属配線抵抗シミュレータ(Fig.1)の開発を行った。本手法では細線効果の主たる原因である配線表面での電子散乱や、結晶粒界での電子散乱を実空間での散乱過程としてモデル化することで、細線効果を古典論的に考慮した[1-2]。本シミュレータの最近の解析事例として、Fig.2 に Line-Edge Roughness (LER) が微細 Cu 配線の抵抗率に与える影響を解析した結果を示す。我々は本 MC 法により、ナノスケール配線では LER が細線効果を助長するだけでなく、抵抗ばらつきの要因となりうることを示した[3]。また、LER による抵抗劣化を理解・抑制するためには、平均自由行程と LER の長さのスケールの長短関係の把握が重要であることを本 MC 法により示した[2-3]。本講演では本技術と解析式モデル[4]や TCAD との関係、MC 法における物理モデル、実測との比較、LER による抵抗劣化の解析結果、今後の課題等を解説・議論する。

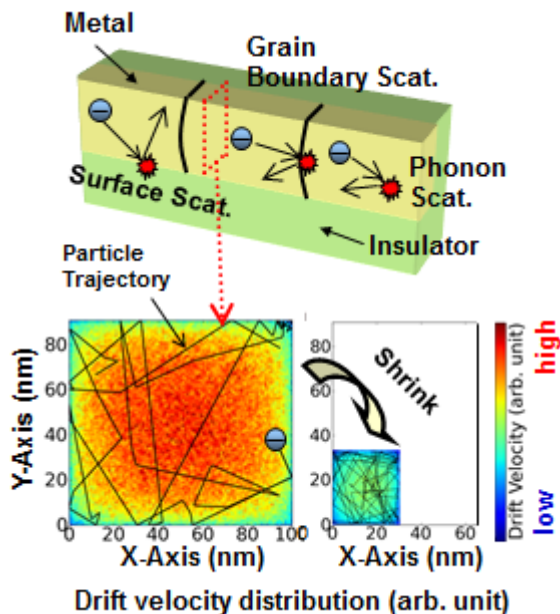
【参考文献】 [1] T. Kurusu *et al.*, *Proc. SISPAD2009*, pp.171-173, 2009. [2] T. Kurusu *et al.*, *Proc. SISPAD2012*, pp.304-307, 2012.[3] T. Kurusu *et al.*, *IEDM Tech. Dig.* 2012, pp.721-724, 2012. [4] W. Steinhögl *et al.*, *J. Appl. Phys.*, 97, 023706, pp.1-7, 2005.

Fig. 1. Schematic overview of our MC method.

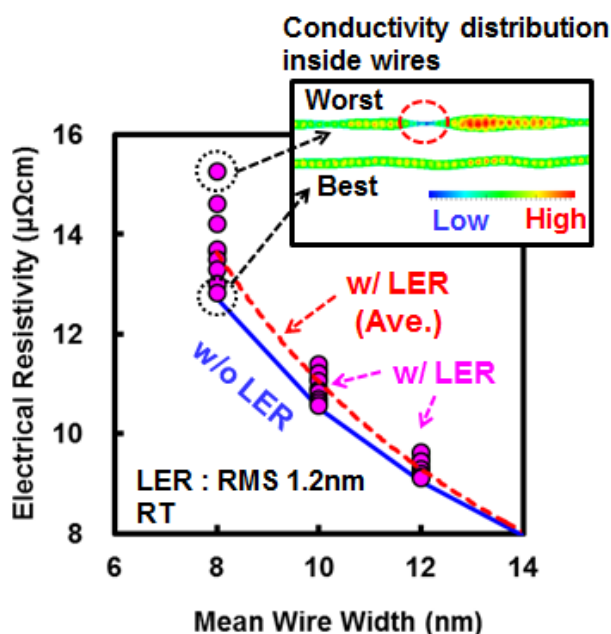


Fig. 2. Electrical resistivity vs. mean wire width (simulation results).