

ミスカット基板上に作製した(Bi, Pr)(Fe, Mn)O₃ 極薄膜の表面モフォロジと電気特性の評価

Characterization of surface morphology and electrical properties of (Bi, Pr)(Fe, Mn)O₃ ultra-thin films on miscut substrate

金沢大自然¹, 金沢大理工², 塚田 祥賀¹, 川江 健², 森本 章治²

Grad. School of Natural Sci. & Tech. Kanazawa Univ.¹, College Sci. & Eng. Kanazawa Univ.²

Yoshinori Tsukada¹, Takeshi Kawae², Akiharu Morimoto²

E-mail: me111403@ec.t.kanazawa-u.ac.jp

【はじめに】 不揮発性メモリへの応用が期待されている非鉛強誘電体 BiFeO₃(BFO)は、室温におけるリーク電流が問題視されている。その解決策の一つとして、ミスカット角を有するSrTiO₃ 基板を用いたリーク電流抑制が報告されている^[1,2]。ミスカット基板は BFO のドメイン構造の制御を可能とし、電気伝導増加の原因となるドメイン壁を減らすことでリーク電流の抑制および強誘電性の向上が期待される。ドメイン構造制御には BFO の初期形成層が重要であることから、本研究ではミスカット基板上に BFO 極薄膜を作製し、BFO の表面モフォロジ評価を行った。さらに、良好な表面モフォロジが得られた試料に対する電気特性評価を行った。

【実験方法】 基板として[100]方向に4°のミスカット角を有するNb添加SrTiO₃(001) (Nb:STO)を用いた。基板の前処理としてBHF溶液での表面処理を行った。その上に Pulsed Laser Deposition 法により膜厚 30 nm を有する(Bi_{1.0}Pr_{0.1})(Fe_{0.97}Mn_{0.03})O₃ (BPFM)^[3]極薄膜を Ar 雰囲気圧力 0.02, 0.1, 0.5 Torr と変化させて作製し、BPFM 表面モフォロジを観察した。その後、電気特性評価を行うために、最適な Ar 圧力下で膜厚 80 nm を有する BPFM 薄膜を作製し、Nb:STO を下部電極として導電性カンチレバーによる電流マッピング測定を行った。

【結果と考察】 BPFM 堆積時の Ar 雰囲気圧力の違いにより、BPFM 極薄膜の表面モフォロジは大きく変化し、Ar 圧力 0.5 Torr で作製した BPFM 極薄膜では、Fig.1 に示すように基板のステップ&テラス構造に由来する形状が得られた。また、Fig.2 (a) に膜厚 80 nm を有する BPFM 膜の表面モフォロジを示す。30 nm から 80 nm と膜厚を増加させてもステップ&テラス構造を維持できていることがわかる。さらに Fig.2 (b)に同範囲における電流マッピングを示す。Fig.2 (a)に示す表面モフォロジのステップ部に沿うように局所的な電流が観測され、ドメイン形成が不完全なドメイン壁において電流が優先的に流れていると考えられる。

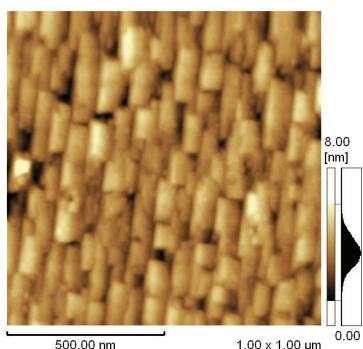


Fig.1 Surface morphology of BPFM thin film of 30nm thickness.

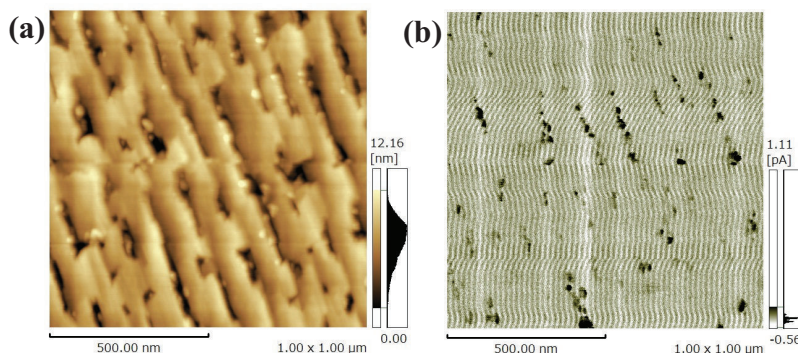


Fig.2 (a) Surface morphology and (b) local current mapping of BPFM thin film of 80nm thickness.

【参考文献】

- [1] H. W. Jang, *et al.*, Adv. Mater. **21** (2009) 817
- [2] S. Nakashima, *et al.*, Jpn. J. Appl. Phys. **51** (2012) 09LB02
- [3] T. Kawae, *et al.*, J. Ceram. Soc. Jpn. **118** (2010) 652