

対向ターゲット式スパッタ法を用いた酸化亜鉛系薄膜トランジスタの作製

Fabrication of Zinc Oxide Thin Film Transistors

Using a Facing-Target Sputtering Method

大阪工業大学 ナノ材料マイクロデバイス研究センター

○岡田 佑介, 森田 竜次, 前元 利彦, 佐々 誠彦

Nanomaterials Microdevices Research Center, Osaka Institute of Technology

○Y. Okada, R. Morita, T. Maemoto, and S. Sasa

E-mail: m1m12306@st.oit.ac.jp

はじめに 酸化亜鉛 (ZnO) 系材料は可視光領域で透明である性質から、透明なデバイスが実現できる電子材料として注目されている。そこで我々は透明エレクトロニクスへの応用を視野に入れ、高性能かつ安定動作を行う薄膜トランジスタ (Thin Film Transistor: TFT) の実現を目指した。ZnO 系薄膜の成膜には低温・低損傷で高品質な薄膜の製造が期待できる対向ターゲット式スパッタ装置 (FTS) [1] を用いた。トランジスタ構造はボトムゲート型を、基板はEAGLE XG Glassをそれぞれ採用している。また、ZnO系薄膜には結晶性の改善と電流値の向上を目的として熱処理を行った。今回、従来のRFマグネトロンスパッタ法にくらべ、高性能なトランジスタの作製に成功し、電流-電圧特性を評価したため報告する。

実験と結果 電子ビーム (EB) 蒸着装置を用いてガラス基板上にゲート電極30 nm, ゲート絶縁膜 50 nmを形成した。次に対向ターゲット式スパッタ法を用いて、40 nm厚のInドープZnO (ZnO: 3 mol% In) をRFとDCの出力50 W, 成膜室内の圧力0.1 Paで成膜した後、酸素雰囲気中400 °Cで30分間の熱処理を行った。その後、再びEB蒸着装置を用いてオーミック電極を形成することで、図1に構造を示すボトムゲート型TFTを完成させた。図2に作製したゲート長1 μm , ゲート幅50 μm のTFTにおける電圧-電流特性を示す。ゲート電圧を-2~2.5 Vまで変化させ、ソース-ドレイン間電圧を0~3 V印加した際に明瞭なトランジスタ特性を確認した。ON/OFF比は 2.88×10^2 と不十分ではあるが、伝達コンダクタンスは、 $g_m = 94.2 \text{ mS/mm}$ と非常に高い値が得られた。

参考文献

[1] S. Tanabe, K. Mukai, K. Koike, T. Maemoto, S. Sasa, M. Yano, 応用物理学会 13p-H7-11 (2012)

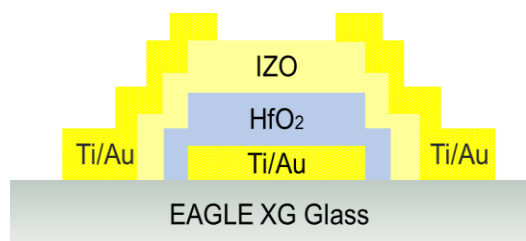
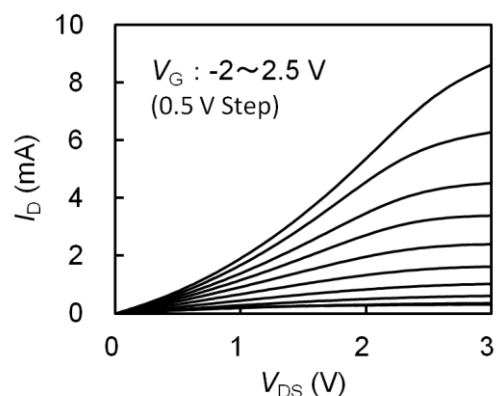


Fig.1 Structure of bottom gate TFT

Fig.2 V_{DS} - I_D characteristics of the TFT