## Pt/NiO/Pt 積層構造におけるフォーミング特性分布

## Distributions of forming characteristics in Pt/NiO/Pt stack structures 京大院工 <sup>○</sup>西 佑介,岩田 達哉,木本 恒暢

Kyoto Univ. °Yusuke Nishi, Tatsuya Iwata, Tsunenobu Kimoto E-mail: nishi@kuee.kyoto-u.ac.jp

<u>はじめに</u> 金属/酸化物/金属なる積層構造における抵抗スイッチング(RS)現象を用いた、抵抗変化型不揮発性メモリ(ReRAM)の研究開発が盛んである。多くの二元系金属酸化物を用いた積層構造では、RS の発現のためにはフォーミングと呼ばれる初期電圧印加により、酸化物薄膜中に導電性フィラメントを貫通させる必要がある。このフォーミング現象は、しばしば Si-MOS 構造の酸化膜(SiO<sub>2</sub>)中に電圧印加による欠陥形成と説明されるソフトブレイクダウン(SBD)に喩えられる。本研究では、Pt/NiO/Pt 積層構造のフォーミング特性の解析として、SBD 解析でも用いられる定電圧(CVS)印加およびランプ電圧(RVS)印加[1]を行い、これらの結果を比較しフォーミング現象について考察した。

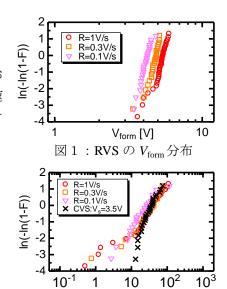
<u>実験</u> 金属 Ni ターゲットを用いた反応性高周波スパッタリングにより、Pt/Ti/SiO $_2$ /Si 基板上に NiO 薄膜を堆積した。全ガスに対する酸素ガスの流量比は 5%、NiO の膜厚は堆積時間を変化させ 20~100 nm とした。最後に EB 蒸着により上部電極である Pt を 50 nm 堆積した。こうして作製した積層構造素子は、フォーミングの後ユニポーラ型の RS を示すことを確認している。 CVS では各印加電圧( $V_s$ )におけるフォーミングに至るまでの経過時間  $t_{form}$ 、RVS では各掃引速度(R)におけるフォーミング電圧  $V_{form}$  が主なフォーミング特性値となる。これらの特性値のばらつきをワイブル分布で表し、ワイブル傾きなどを求めた。

<u>結果</u> SiO<sub>2</sub>薄膜の SBD と同様、フォーミングに必要となる生成欠陥平均密度( $N_{\text{form}}$ )が下記の指数則[1]

 $N_{\text{form}} = (t/\tau)^{\alpha}$ ,  $\tau = \tau_0 V^{-n}$  (t:時間、V:印加電圧) (1) に従うと仮定すると、RVS および CVS の各特性値の間に

$$V_{\text{form}}^{n+1}/R = (n+1) V_{\text{s}}^{n} t_{\text{form}}$$
 (2)

なる関係が成立する。図 1 に NiO 膜厚 50 nm の素子の RVS における  $V_{form}$  のワイブル分布を示す。ワイブル傾きは約 14 で掃引速度によらず一定である。他方、同素子の  $V_s$ =3.5 V での CVS における  $t_{form}$  のワイブル分布が、図 2 の×印である。RVS の特性値より  $V_s$ =3.5 V の下式(2)を適用して  $t_{form}$  を求めると、n=10 のとき RVS と CVS の結果が概ね一致することがわかった。本素子における他の  $V_s$  でもやはり n~10 なる結果が得られた。また、CVS におけるワイブル傾きは  $V_s$  によらず約 1.5 で一定であり、RVS での傾きのおよそ 1/(n+1) になっている。これらの実験結果は、フォーミング特性が式(1)に従うとした仮定の妥当性、つまり、SiO2 薄膜の絶縁破壊に至るまでの欠陥生成メカニズムが、フォーミング時の NiO 薄膜中の導電性フィラメントの形成メカニズムと類似することを示唆している。



 $t_{\mathsf{form}}[\mathsf{s}]$ 図2:RVS からの換算  $t_{\mathsf{form}}$ およびCVS の  $V_{\mathsf{s}}{=}3.5$  V における  $t_{\mathsf{form}}$ 分布

一方、SiO<sub>2</sub>薄膜の絶縁破壊との類似性より、NiO 薄膜の膜厚や印加電圧(ストレス)によらず各ワイブル傾きが一定であることは、フォーミングによる欠陥生成に寄与する実効的な臨界膜厚が一定であることを意味する。すなわち、この臨界膜厚に相当する領域でフォーミングによる導電性フィラメントが形成されると、電極間に導電性フィラメントが貫通するという一つのモデルが考えられる。

[1] E. Y. Wu et.al., Microelectron. Reliab., 45, 1809 (2005).