27p-F2-14

ReRAM 用 Ta_2O_5/TaO_x 積層膜のスパッタ量産技術の開発

Development of Sputtering Technology of Ta_2O_5/TaO_x Stacked Film for ReRAM Mass-Production

アルバック半導体電子技術研究所　°福田 夏樹，福寿 和紀，西岡 浩，鄒 弘綱

Institute of Semiconductor and Electronics Technologies, ULVAC, Inc.,

°Natsuki Fukuda, Kazunori Fukuju, Yutaka Nishioka, Koukou Suu

E-mail: natsuki_fukuda@ulvac.com

[はじめに] スマートフォンなどのストレージとして使われているフラッシュメモリは、20nm node 以降、物理的なスケーリングの限界に近付いている。その中で抵抗変化メモリ(ReRAM)は、20nm node 以降の微細化、多値化、および 3D 化が可能なことから、次世代の大容量不揮発性メモリの候補として注目されている。これまでに我々は、スパッタ法により Ta_2O_5/TaO_x 二層構造を有する ReRAM 素子を作製し、優れたスイッチング特性が得られることを報告している[1]。しかし、TaO_x 薄膜のような酸素欠損を含む薄膜の抵抗をウェハ面内およびウェハ間で均一に、かつ高速で成膜することは困難であり、量産性の高い装置で、ReRAM のスイッチング特性がウェハ面内およびウェハ間で均一に得られるという報告例は無かった。本研究では、これまで開発してきた Ta_2O_5/TaO_x-ReRAM 素子においてウェハ面内およびウェハ間で均一なスイッチング特性が得られたので報告する。

[実験方法] 成膜にはマルチチャンバー型の量産スパッタ装置(CERAUS ZX-1000)を用い、基板には Pt 付 8 インチ Si ウェハを用いた。成膜には、２つのスパッタモジュールを用い、まず、Ta メタルターゲットを用いた酸素リアクティブスパッタ法により、TaO_x 膜を成膜し、この TaO_x 膜上に Ta_2O_5 セラミックターゲットを用いたスパッタ法により Ta_2O_5 膜を成膜した。これらは、２５枚連続で作製し、抵抗の良好なウェハ面内分布と安定性を確認した。更に、ウェハの中心部（中心から 0mm）とエッジ部（中心から 83mm）をそれぞれ 30mm 角に切り出したチップウエハ上に、マスクスルースパッタ法により $\phi 50\mu m$ の Pt 上部電極を成膜して、スイッチング特性の評価を行った。

[結果および考察] 図 1 にターゲット印加パワー密度と成膜速度の関係について、既存の開発用スパッタ装置（赤線）と量産用スパッタ装置（青線）の比較した結果を示す。開発用スパッタ装置と比較して、量産用スパッタ装置では成膜速度は 40 倍以上であり、100nm/min 以上の高速スパッタも達成可能であることから、量産化に有利である。

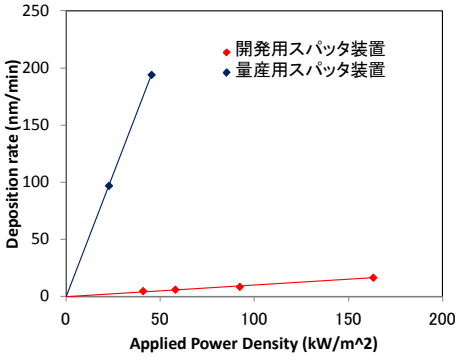

図1. 実験用と量産用スパッタ装置の印加パワー密度に対する成膜速度比較

図 2 にウェハ面内、図 3 にウェハ間のスイッチング分布の結果を、それぞれ示す。いずれのスイッチングも Set 電圧 -1.0V、Reset 電圧+2.0V で動作し、同様な形のスイッチングサイクルが確認できていることから、Ta_2O_5/TaO_x 積層膜がウェハ面内均一にかつ安定に作製されていることが確認された。

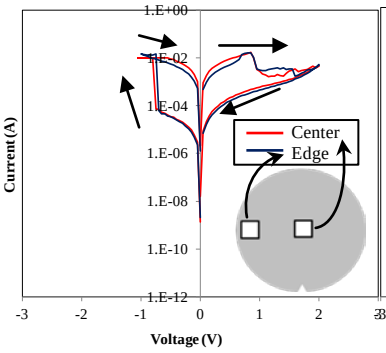

図2. スイッチングのウェハ面内分布

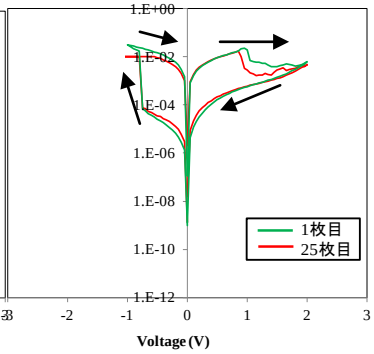

図3. スイッチングのウェハ間分布

References; [1] 福田 他、2012 年秋季　第 73 回応用物理学会学術講演会(愛媛) 14a-C13-9

© 2013 年　応用物理学会