

**MEMS と LSI の融合の実態と今後の展開****The outlook for integration devices of MEMS and LSI**日立中研<sup>1</sup> ○後藤 康<sup>1</sup>Hitachi, Ltd. Central Research Lab.<sup>1</sup>, ○Yasushi Goto

E-mail: yasushi.goto.hj@hitachi.com

加速度センサや Si マイクロフォンなどがデジタルカメラやスマートフォンに搭載されるようになり、MEMS は身近な存在になっている。MEMS 技術は、'60 年代のマイクロマシニング技術に端を発し、約 60 年の歴史をもつ。'60 年代後半には単結晶シリコンのピエゾ抵抗効果を用いた歪ゲージが開発され、'70 年代初期に歪センサとして利用された。'80 年頃には自動車のエンジン制御用の圧力センサが開発され、その後、エアバッグ用の加速度センサやデジタルミラーデバイスなど、より複雑な MEMS デバイスが開発された。

歪ゲージをセンサに応用する場合、抵抗ブリッジを構成し定電流源と組合せた回路が多く用いられてきたが、MEMS 素子の機能の複雑化や静電容量検出方式の採用などに伴い、計測回路、または、計測・制御回路の複雑化も進んできた。合わせて小型化、高感度化を進める中、MEMS と LSI の融合が図られ、MEMS と LSI を集積したデバイスが開発されてきた。MEMS と LSI の集積化には MEMS 上に LSI を形成する MEMS first 方式、LSI 上に MEMS を形成する Above IC 方式、LSI と MEMS を同時に作りこむ Interleave 方式がある。これらの集積化において、MEMS 特有の材料・プロセスが制約となる。

我々も、一般の LSI の製造プロセスと互換性があり、MEMS を形成する製造プロセスを付加しても、LSI の性能を劣化させることのない低温プロセスで、MEMS と LSI を集積する技術の開発を進めてきた。'06 年には、CMOS-LSI の配線層を用いて MEMS を形成する「配線 MEMS (BEOL (back-end of line) MEMS)」技術を開発した。実際に LSI の配線材料と 450°C 以下の低温プロセスを用いて LSI 上にダイヤフラム構造をつくりこんだ 1 チップ圧力センサを試作、評価した。MEMS と LSI を一体化することで、MEMS と LSI との接続配線の寄生インピーダンスの変動やノイズの影響を抑制でき、高感度化に有効であることを確認した。この配線 MEMS 技術を応用した超音波素子も開発した。

一方、近年、LSI の三次元実装技術や各種基板のウェハレベル接合技術の発展が著しく、上述した LSI と互換性のあるプロセス技術での集積化に加えて、LSI 基板と MEMS 基板の接合や、MEMS 基板と貫通電極基板との接合なども実用化されている。静電容量型の加速度センサや角速度センサなどのより高アスペクト比構造の MEMS を形成する場合、このようなウェハレベル (W2W) 接合を用いた集積化が有効である。さらにはチップサイズの異なるデバイスの集積化 (C2W 接合) も検証されている。

今後、MEMS と計測・制御 LSI に加えて、無線通信や電源などの機能の集積化も研究されており、応用範囲の拡大とともに、さらなる融合技術の開発を期待する。