

S P I C E 環境下での MEMS 設計**MEMS Design in SPICE Environment**東大¹、NTT-AT²、東工大³ ○年吉 洋¹、小西敏文²、町田克之²、益 一哉³The Univ. of Tokyo¹, NTT-AT², Tokyo Institute of Technology³○Hiroshi Toshiyoshi¹, Toshifumi Konishi², Katsuyuki Machida², Kazuya Masu³

E-mail: hiro@iis.u-tokyo.ac.jp for H. Toshiyoshi

MEMS 分野ではメカと回路との集積化が当たり前の時代となり、慣性センサやシリコン共振子、マイクロフォンに代表されるように、マイクロ・ナノメカトロニクス部品はエレクトロニクスの一部として組み込まれるようになった。このため、エレクトロニクス設計者の作業性を向上すべく、集積化 MEMS のための使い勝手の良い設計ツールの確立が求められている。

著者らの研究グループでは、電気回路シミュレータ上で MEMS 素子と回路を統合設計するツールを開発している。具体的には、MEMS 素子の電気機械的特性を集中定数モデルとして定式化し、それを運動方程式ソルバ等価回路に接続することで、電気回路と他の物理系の連携解析を行うものである。この第一段階として、フリーウェア Qucs 上での簡易実装を報告している[1]。また第 2 段階では、NTT-AT 社および東京工業大学との共同研究として、リニアテクノロジー社製 LTSpice 環境の非線形従属電源を利用した統合設計環境を実現した[2]。さらに最近では、集積回路設計で標準的に使用されている Cadence 社製 Virtuoso の Verilog-A への実装を完了し、PCell (Parameterized Cell) による MEMS 素子の DRC (Design Rule Check) 機能、LVS (Layout versus Schematic) 機能、自動レイアウト機能を実現した[3]。

これらの一連の設計方法では、MEMS 素子を集中定数素子として単純化しているため、分布定数的なサスペンションの変形や、想定外の高次モードの影響等には対応できていない。しかしながら、集積回路がトランジスタ素子の三次元モデルにまで立ち戻らなくても設計できるのと同様に、集積化 MEMS 分野においても、既知の MEMS 構造をパラメタと数式を用いてコンパクトモデル化することで、効率よく設計開発を進める手法が求められている。集積回路の設計環境下に、集中／分布定数系に関わらず MEMS 素子のコンパクトモデル解析ライブラリを充実することで、集積化 MEMS の設計が速やかに実施できるようになるだろう。

- [1] Makoto Mita, Satoshi Maruyama, Yuheon Yi, Kazuhiro Takahashi, Hiroyuki Fujita, and Hiroshi Toshiyoshi, "Multi-Physics Analysis for Micro Electromechanical Systems Based on Electrical Circuit Simulator," IEEJ Trans. on Electrical and Electronic Eng., Volume 6, Issue 2, March 2011, pp. 180-189.
- [2] T. Konishi, S. Maruyama, T. Matsushima, M. Mita, K. Machida, N. Ishihara, K. Masu, H. Fujita, H. Toshiyoshi, "A SPICE-based Multi-physics Seamless Simulation Platform for CMOS-MEMS," in Proc. 2010 Int. Conf. on Solid State Devices and Materials (SSDM2010), The Univ. of Tokyo, Tokyo, Japan, Sept. 22-24, 2010 (Late News).
- [3] T. Konishi, S. Maruyama, M. Mita, D. Yamane, H. Ito, K. Machida, N. Ishihara, K. Masu, H. Fujita, and H. Toshiyoshi, "A CMOS-MEMS Design Technique based on an Electrical Circuit Simulator with Hardware Description Language," in Proc. 2012 Int. Conf. on Solid State Devices and Materials (SSDM 2012), Kyoto Int. Conf. Center, Kyoto, Japan, Sept. 25-27, 2012.