

8×8 Si マトリックススイッチの試作 Trial Fabrication of 8×8 Si Matrix-Switch

産総研ネットワークフォトニクス研究センター¹, 産総研ナノエレクトロニクス研究部門²
 ○鈴木 恵治郎¹, 松川 貴², 大野 守史², Cong Guangwei¹, Kim Sang-Hun¹, 須田 悟史¹,
 千葉 正², 田所 宏文², 柳原 昌志², 五十嵐 泰史², 昌原 明植², 河島 整¹

Network Photonics Research Centre, AIST¹, Nanoelectronics Research Institute, AIST²
 ○Keijiro Suzuki¹, Takashi Matsukawa², Morifumi Ohno², Guangwei Cong¹, Sang-Hun Kim¹,
 Satoshi Suda¹, Tadashi Chiba², Hirofumi Tadokoro², Masashi Yanagihara², Yasushi Igarashi²,
 Meishoku Masahara² and Hitoshi Kawashima¹

E-mail: k.suzuki@aist.go.jp

近年のトラフィック増加とそれに伴う IP ルーター等の消費電力増加が大きな問題となっている。この問題に対し、我々はネットワークの大容量化と低消費電力化を両立する光パスネットワーク構築を目指している [1]。光パスネットワークでは通信ごとに経路を割り当てるため、これらの経路を切り替える光パススイッチが必要となる。これまでに我々はこのスイッチを SOI 基板上に製作し、低クロストーク構造の 2×2 スイッチ [2] や 4×4 スイッチ [3] を報告してきた。今回、さらなる大規模化のステップとして 8×8 スイッチの製作について検討した。

8×8 スイッチは SOI 基板上に電子ビーム描画と反応性イオンエッチングで形成され、マッハツェンダー干渉計とともに集積されたヒーターで制御される。このヒーターの製作に①リフトオフプロセス、②CMOS プロセスの 2 つを試した。①のリフトオフプロセスはこれまで我々が製作に使用してきたプロセスであり、電気配線は Au、ヒーターは Pt である。これらの金属をフォトリソグラフィと真空蒸着を組み合わせ、不要部分をリフトオフで除去して形成する。一方②は CMOS プロセスを適用したものであり、電気配線は Al-Si 合金、ヒーターは TiN である。これらの金属をフォトリソグラフィとドライエッチングで加工した。図 1 にこれら 2 つのプロセスを使用して製作したスイッチの比較を示す。(a) のリフトオフで製作したものはヒーターの抵抗値が 100 - 1000 Ω でばらついており、これは Au と Pt の接点が問題と推測された。一方 (b) の CMOS プロセスで製作したものは ~240 Ω でほぼ均一なものが見られ、より良好な特性が期待できる。製作したスイッチの基本特性は当日報告したい。

謝辞 本研究の一部は文部科学省イノベーションシステム整備事業「光ネットワーク超低エネルギー化技術拠点」によるものです。参考文献 [1] S. Namiki, *et al.*, IEEE J. Sel. Top. Quantum Electron., **17** (2011) 446., [2] Y. Shoji, *et al.*, Opt. Express, **18** (2010) 9071., [3] 河島ら, 信学会総合大会, C-3-38 (2011).

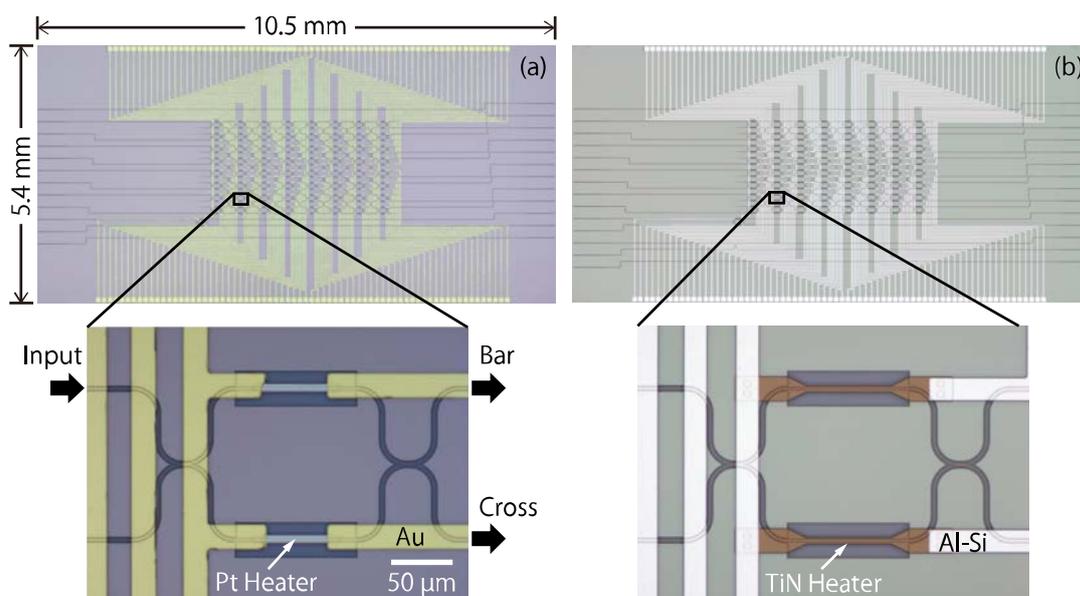


図 1 製作した 8×8 Si マトリックススイッチの光学顕微鏡像。拡大図はヒーター制御マッハツェンダー干渉計スイッチ。(a) リフトオフプロセス。(b) CMOS プロセス。