

巨大線状 Si 結晶グレインを用いた高性能薄膜トランジスタ

High performance poly-Si Thin Film Transistors with One-dimensionally Long Silicon Grain

広島大学ナノデバイス・バイオ融合科学研究所(RNBS)¹,

東北大学大学院工学研究科²

○山野 真幸¹, 黒木 伸一郎¹, 佐藤 旦¹, 小谷光司²

Research Institute for Nanodevice and Bio Systems, Hiroshima University (RNBS)¹

Graduate School of Engineering, Tohoku University²

○M. Yamano¹, S. Kuroki¹, T. Sato¹, and K. Kotani²

E-mail: {yamano-masayuki, skuroki}@hiroshima-u.ac.jp

【はじめに】薄膜トランジスタ性能向上のためには、グレインサイズが大きく、面方位を制御した poly-Si が必要である。a-Si 薄膜は CLC(CW laser lateral crystallization)によりグレインを 1 次元状に poly-Si へとラテラル成長させることができるが、従来の CLC では、レーザ強度分布がガウシアン系であるために照射時に a-Si 薄膜に温度勾配ができてしまい、グレインが照射領域の外側から内側に向かうように斜めに成長し、面方位がランダムとなってしまふ。他方レーザ分布をライン状にすることにより、結晶面方位の制御と結晶粒の大粒径化(長さ>100 μm)が報告されている[1]。本研究では、面方位制御した巨大線状 Si 結晶グレインをもつ poly-Si 薄膜を用い、poly-Si 薄膜トランジスタを試作したので、その結果を報告する。

【実験方法】石英基板に a-Si 薄膜 150 nm、Cap SiO₂ 薄膜 100 nm が成膜されたものに、連続発振レーザ照射(波長 532 nm、レーザ出力:9.0 W、スキャン速度:0.25 cm/s)を行い、チャンネル poly-Si 薄膜を形成した。BHF により Cap SiO₂ 薄膜を剥離し、マスクレス露光により poly-Si アクティブ層のワイヤ形状パターンニングを行い、poly-Si 薄膜のドライエッチングを行った。次にゲート絶縁膜を ECR plasma CVD により 12 nm 形成後、Mo を 200 nm スパッタし、マスクレス露光にてパターンニングを行った後にウェットエッチングを行い、これをゲート電極とした。S/D 形成として As を $2 \times 10^{15} \text{cm}^{-2}$ イオン注入を行い、活性化アニール処理した(550°C, 30 min)。その後犠牲酸化膜を除去し、APCVD により層間絶縁膜を 150 nm 形成し、BHF により開口エッチングを行った。Mo スパッタにより電極形成し、最後にシンタリングを行った。

【結果と考察】図 1 に試作した TFT の I_D - V_D 特性を示す。グレイン長径方向とチャンネル方向が平行なデバイスの方が垂直なデバイスよりも I_D の値が大きいことが確認された。図 2 に I_D - V_G 特性を示す。ON/OFF 比は約 10^4 得られ、グレイン長径方向とチャンネル方向が垂直なデバイスでは V_{TH} の値にばらつきが確認された。

[1] S. Kuroki, Y. Kawasaki, S. Fujii, K. Kotani, and T. Ito, J. Electrochem. Soc.,158, H924-H930 (2011).

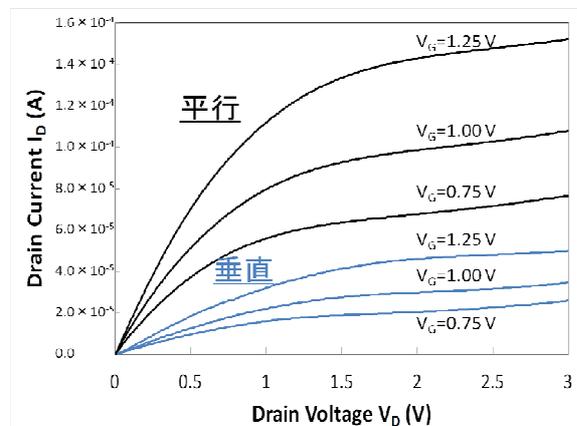


図1. 試作したTFTの I_D - V_D 特性:グレイン長径方向とチャンネル方向が平行なものと垂直なもの特性を示す。

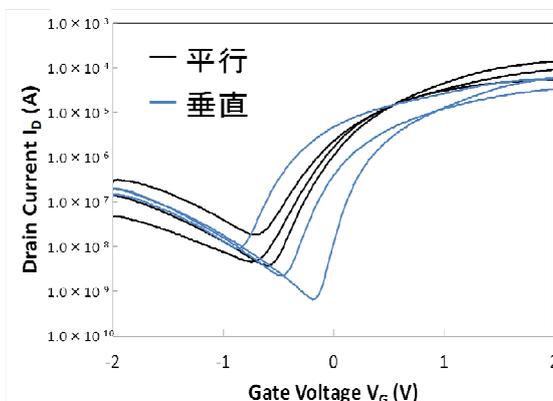


図2. 試作したTFTの I_D - V_G 特性:グレイン長径方向とチャンネル方向が平行なものと垂直なもの特性を、それぞれ典型的な3デバイスについて示す。