28a-B9-8

ボトムアップ単電子トランジスタによる 2-bit A/D コンバータ

2-bit Analog-to-Digital Converter by Chemically Assembled Single-Electron Transistors

東工大応セラ研 [1], CREST-JST[2], 筑波大院数理 [3], 京大化研 [4]
○青山 詠樹 [1,2], 東 康男 [1,2], 武下 宗平 [1,2], Guillaume Hackenberger[1,2],
田中 大介 [2,3], 坂本 雅典 [2,4],寺西 利治 [2,4], 真島 豊 [1,2]
Tokyo Tech.[1], CREST-JST[2], Univ. of Tsukuba[3], Kyoto Univ.[4]
○Eiki Aoyama[1,2], Yasuo Azuma[1,2], Shuhei Takeshita[1,2], Guillaume Hackenberger[1,2],
Daisuke Tanaka[2,3], Masanori Sakamoto[2,4], Toshiharu Teranishi[2,4], Yutaka Majima[1,2]
E-mail: aoyama@nanoele.msl.titech.ac.jp

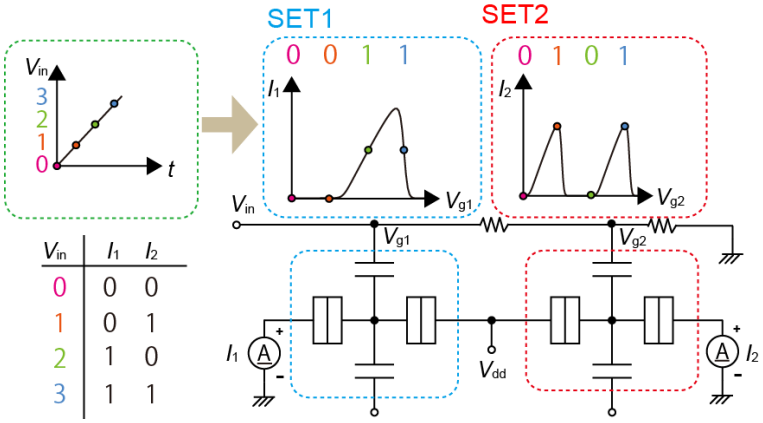
無電解メッキと自己組織化のボトムアップ手法を組み合わせると、ナノスケールで構造を精密に制御した単電子デバイスを再現性よく化学的に組みたてることができる。我々は無電解金メッキにより作製したナノギャップ電極と化学的に合成した金ナノ粒子を用いて、単電子トランジスタ（SET）を作製し、それを組み合わせることで、常温で動作する論理回路を構築することを目指している。これまでに一つの SET による全ての 2 入力演算や、2 つの相補型の SET を用いたインバータ動作を示してきた[1,2]。今回 Fig.1 に示すような 2 つの SET を直列に配置した回路において 2-bit のデジタルコンバータ動作を測定したので報告する。

自己触媒型無電解金メッキ法により作製されたナノギャップ電極と、オクタンチオールとデカンジチオールの混合自己組織化単分子膜およびコア粒径 6.2 nm の金ナノ粒子を組み合わせて、金ナノ粒子を単電子島とする直列に配置した 2 つの SET を作製した。入力電圧 V_{in} を電圧分担した信号を、2 つの SET それぞれのゲート電圧 V_{g1}, V_{g2} として入力し、それぞれの SET を流れる電流 I_1, I_2 の測定を行った。測定は真空下、T=9 K で行った。

Fig. 2(c)に示す入力信号 V_{in} に対する SET1、SET2 の電流波形のふるまいを Fig. 2(a)および 2(b)に示す。4 値の V_{in} 信号に対して、上位ビットに対応する SET1 の電流値 I_1 は 0→0→1→1 の状態をとっているのに対し、下位ビット対応する SET2 の電流値 I_2 は 0→1→0→1 の状態をとり、2-bit のデジタル変換動作をしていることがわかる。

本研究の一部は、科学研究費補助金新学術領域研究「高次 π 空間の創発と機能開発」（文部科学省）、文部科学省「元素戦略プロジェクト<研究拠点形成型>」、東京工業大学応用セラミックス研究所共同利用研究、京都大学化学研究所共同利用・共同研究拠点の支援により行われた。

[1] *Jpn. J. Appl. Phys.*, **49**, 090206 (2010), *Appl. Phys. Lett.*, **100**, 033101 (2012), *ACS Nano*, **6**, 2798 (2012).
[2] 第 59 回応用物理学関係連合講演会 16a-B3-7 (2012).



V_{in}	I_1	I_2
0	0	0
1	0	1
2	1	0
3	1	1

Fig.1 Schematic diagram of 2-bit converter

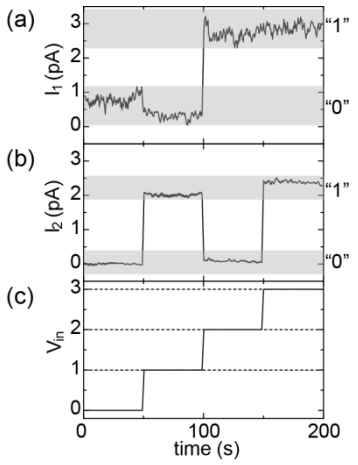


Fig.2 2-bit digital converter operation

© 2013 年　応用物理学会