

HfO₂ ゲート酸化膜を用いた強相関酸化物(Nd,Sm)NiO₃ の電子相制御

Control of electronic phases in correlated electron oxides (Nd, Sm)NiO₃ by HfO₂ gate oxide

産総研¹、JST-CREST²、°浅沼 周太郎^{1,2}、島 久^{1,2}、山田 浩之¹、井上 公^{1,2}、赤穂 博司^{1,2}、秋永 広幸^{1,2}、澤 彰仁^{1,2}AIST¹、JST-CREST²°S. Asanuma^{1,2}, H. Shima^{1,2}, H. Yamada¹, I. H. Inoue^{1,2}, H. Akoh^{1,2}, H. Akinaga^{1,2}, A. Sawa^{1,2}

E-mail: shutaro-asanuma@aist.go.jp

【研究背景】近年、強相関酸化物の金属 - 絶縁体(MI)転移を電界により制御する電界効果トランジスタ(FET)の研究が進んでいる。このような電子相転移(モット転移)を利用する FET はモットトランジスタと呼ばれている。モットトランジスタは、金属に匹敵する大量の電子が関与する電子相転移を利用することから、素子サイズを半導体素子の微細化限界以下に微細化しても動作することが予想されている。初期のモットトランジスタの研究では、おもに高温超伝導(High T_c)銅酸化物や巨大磁気抵抗(CMR)マンガン酸化物などがチャンネルに用いられていたが、これらの酸化物で MI 転移を起こすためには面電荷密度にして $10^{14} \sim 10^{15} \text{ cm}^{-2}$ のキャリアドーピングが必要である[1]。この値は SiO₂ などの通常の固体ゲート絶縁膜で誘起できるキャリア量の 10 倍以上であり実現に多くの困難を伴うことから、モットトランジスタの開発には、より少ないキャリアドーピングで電子相が変化する材料の開拓が必要であった。

我々はこれまでに、(Nd, Sm)NiO₃(NSNO)をチャンネルとし、ゲル状の電解質やイオン液体をゲートに利用した電気二重層トランジスタ(EDLT)素子を作製し、 $1.5 \times 10^{14} \text{ cm}^{-2}$ 程度の電荷ドーピングを行うことにより、NSNO の MI 転移温度 T_{MI} を 20 ~ 40 K 低下させることに成功した[2]。EDLT 法は容易にチャンネルに高密度の電荷を誘起することが出来る方法であるが、イオン液体とチャンネルとの化学反応の影響などが指摘されており、純粋な電荷蓄積による電子相転移であると結論付けるには固体ゲートを用いた電子相制御の研究が必要である。NSNO の MI 転移温度制御に必要な面電荷密度は High T_c 銅酸化物や CMR マンガン酸化物の電子相制御に必要な面電荷密度と比較して 1/10 程度であり、high-k 材料を用いた固体ゲートによって誘起可能な値である。そこで、本研究では固体ゲートを用いた純粋な電荷蓄積による強相関酸化物の電子相制御を目指し、high-k 材料の HfO₂ をゲート酸化膜に用いて NSNO の電子相制御を試みた。

【実験結果】図 1 にパルスレーザー堆積法を用いて NdGaO₃(110)基板上に作製した NSNO 薄膜(膜厚 6 nm)を FET 状に加工したサンプルの顕微鏡画像を示す。チャンネルのサイズは $20 \mu\text{m} \times 60 \mu\text{m}$ である。HfO₂ ゲート絶縁膜はスパッタ法を用いて成膜し、膜厚は 8 nm である。ソース - ゲート間に 1 V 印加した際に流れるゲート漏れ電流は $3 \times 10^{-9} \text{ A/cm}^2$ であり、HfO₂ ゲート絶縁膜が高い絶縁性を保持していることが分かった。またゲートの静電容量は $2 \mu\text{F/cm}^2$ であった。この値から NSNO チャンネル表面に誘起される電荷量を見積もると、 $V_G = 5 \text{ V}$ で $6 \times 10^{13} \text{ cm}^{-2}$ 程度である。図 2 に $V_G = 0 \text{ V}$ と -5 V を印加した際の NSNO チャンネルの抵抗率の温度依存性を示す。ゲート電圧 $V_G = -5 \text{ V}$ を印加しホールをドーピングすることにより、金属相における抵抗率が減少するとともに T_{MI} が 2 ~ 3 K 程度低下した。この結果は固体ゲートによる純粋な電荷蓄積によっても電子相制御が可能なことを示している。

【謝辞】本研究の一部は科研費(22360280, 24760557)、日本学術振興会の最先端研究開発支援プログラムからも、助成を受けたものである。

[1] C. H. Ahn *et al.*, Nature 424, 1015 (2003).

[2] S. Asanuma *et al.*, Appl. Phys. Lett. 97, 142110 (2010).

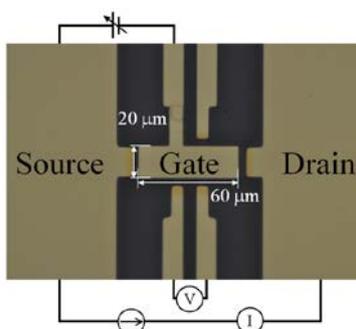


Fig.1 Microscopic view of NSNO FET.

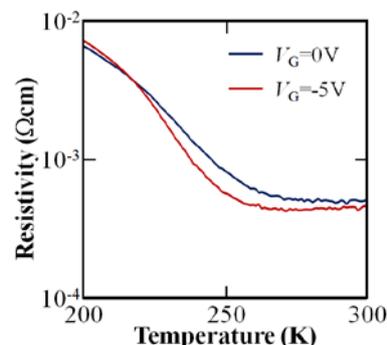


Fig.2 Resistivity-temperature curves of NSNO FET at V_G of 0 and -5 V .