

緩衝層が GaN 接合特性に与える影響

Effects of buffer layers on GaN-based junction properties

北大量集センター 情報科学研究科¹, JST-CREST²○馬 万程¹, 堀 祐臣¹, 谷田部 然治¹, 橋詰 保^{1,2}RCIQE, Graduate School of Information Science and Technology, Hokkaido Univ.¹, JST-CREST²°Wan-Cheng Ma¹, Yujin Hori¹, Zenji Yatabe¹, and Tamotsu Hashizume^{1,2}

E-mail: ba@rciqe.hokudai.ac.jp

【はじめに】異種基板上に GaN 系デバイスを形成する場合、活性層を成長する前に、低温成長層・超格子層などの複雑な緩衝層を用いることが多い。このような緩衝層は、活性層との界面に種々の結晶欠陥を誘起したり、あるいは電子捕獲・電子蓄積の要因となる可能性を持っているが、その影響は明らかになっていない。本報告では、GaN 自立基板上に AlGaIn/GaN 超格子層を含む n-GaN 層を形成し、ショットキー接合および MOS 接合のポテンシャル制御に、超格子層がどのように影響するかを調べたので報告する。

【実験と結果】図 1 に、試料構造の模式図を示す。低転位密度の n-GaN 自立基板上に n⁺-GaN および n-GaN を成長した。引き続き、Al_{0.3}Ga_{0.7}N(5nm)/GaN(20nm) の超格子構造を 10 周期成長し、最後に n-GaN を 0.5μm 成長した。成長は MOCVD で行い、n-GaN 層には Si をドーピングした。この構造表面に、Ni/Au ゲートによるショットキー接合と Ni/Au/Al₂O₃(20nm)による MOS 接合を形成した。Al₂O₃ 膜の堆積は、純水と TMA を原料とする ALD により行った。

図 2 にショットキー接合の 100kHz での C-V 特性を示す。逆バイアスの印加とともに容量は減少するが、-0.5V 付近で C-V 曲線の傾きが緩やかになり、-1V 以降ではほぼ一定の容量を示した。この C-V 特性より計算したキャリア密度分布を図 3 に示す。最表面の n-GaN 領域では、10¹⁵~10¹⁶cm⁻³ のキャリア密度分布であるが、AlGaIn/GaN 超格子層の領域において急激な密度の増加が見られ、顕著なキャリア蓄積が生じていることが推定される。このキャリア蓄積と AlGaIn 層の伝導帯バリアにより、逆バイアスを増加させても空乏層の広がりが阻害されるものと思われる。MOS 接合特性においても、同様の空乏層のふるまいが観測された。

Si-ドーパ n-GaN 0.5μm
Al _{0.3} Ga _{0.7} N/GaN 超格子 (5/20nm, 10周期)
Si-ドーパ n-GaN 0.5μm
n ⁺ -GaN 0.2μm
低転位 n ⁺ -GaN 自立基板

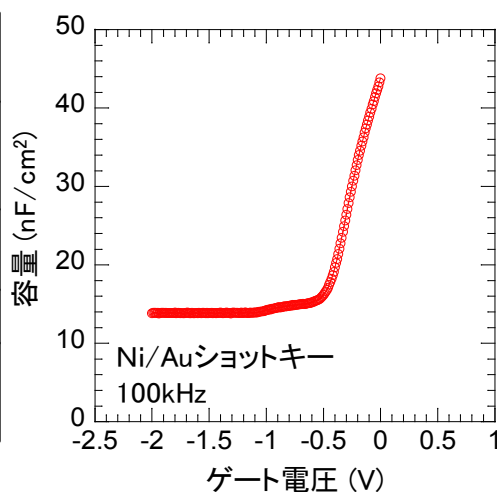


図 1 緩衝層を導入した n-GaN の試料構造

図 2 ショットキー構造の C-V 特性

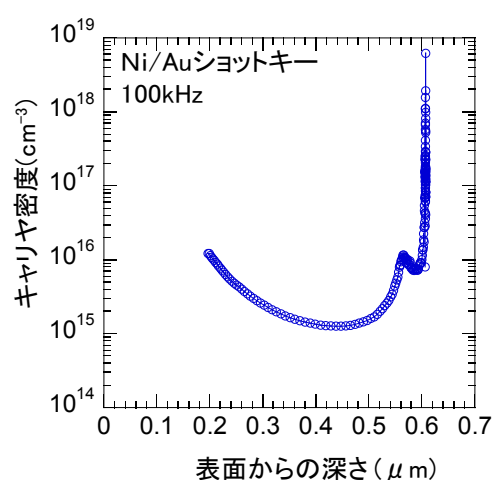


図 3 n-GaN 表面からのキャリア密度分布