

GaAs 基板上 GaSb MOS 構造の作製

Fabrication of GaSb MOS Capacitor on GaAs Substrates

東京理科大学¹, 産総研², 後藤高寛^{1,2}, 原紳介¹, 藤代博記¹, 小倉睦郎², 安田哲二², 前田辰郎²Tokyo University of Science¹, AIST²○Takahiro Gotow^{1,2}, Shinsuke Hara¹, Hiroki I. Fujishiro¹, Mutsuo Ogura², Tetsuji Yasuda²,
Tatsuro Maeda²

E-mail: takahiro-gotou@aist.go.jp

【背景・目的】

Si-LSI の微細化は、物理的限界を迎えつつある。そのため、Si に代わるチャネル材料として高い電子/正孔移動度を有する III-V 族化合物半導体が注目されている[1]。その中でも、GaSb は Si と比べ 2 倍以上の正孔移動度 ($1000 \text{ cm}^2/\text{Vs}$) を有していることから、III-V pMOSFET の候補として研究が進められている[2]-[4]。一方で、III-V 族化合物系 CMOS の実現には、III-V nMOSFET と III-V pMOSFET を同一基板へ導入することが重要である。nMOS 動作が期待できる GaAs ウエハは、GaSb ウエハと比べ安価で大口径である。また、MOCVD 法にて GaAs 基板上で高品質な GaSb がエピタキシャル成長をすることも知られている[5]。そこで今回、我々は GaAs ウエハ上に GaSb 層をエピ成長させ、GaAs 基板上での GaSb-MOS 構造を作製、評価したので報告する。

【結果・考察】

まず、MOCVD 法を用いて SI-GaAs 基板上に Te ドープした n-type GaSb 層を 800 nm 成長させた。ホール測定から、GaSb 層の電子密度は $2.3 \times 10^{17} \text{ cm}^{-3}$ 、電子移動度は $2400 \text{ cm}^2/\text{Vs}$ と高い値が得られ、高品質な GaSb 膜であることがわかった。AFM 測定より GaSb 表面はステップ-テラス構造を有し、RMS は 0.4 nm と極めて平坦であることも確認している。図 1 は昇温脱離ガス分析法 (TDS) の結果である。Sb と GaO が 200°C から 260°C 付近で熱脱離することを確認した。MOS 評価用に、n-type GaAs 基板上に同様の条件で n-type GaSb 層を成長させたサンプルを作製した。脱脂洗浄後、塩酸にて GaSb の自然酸化膜除去を行い、ALD 法により、 Al_2O_3 を基板温度 300°C で約 10 nm 堆積させた。真空蒸着法でゲート電極 (Au) を形成し、バックコンタクトとして、Au をスパッタした。図 2 は ALD- Al_2O_3 堆積前に真空アニールを行ったサンプルと行っていないサンプルの室温での C-V 特性である。真空アニールを施した方が、 V_b 付近で比較的良好な C-V 特性が得られ界面準位の低下が示唆されるが、蓄積領域での周波数分散は大きく、絶縁膜堆積前の熱処理が GaSb-MOS 特性に大きく影響することが明らかとなった。

【謝辞】本研究は、JSPS 科研費 24246058 の助成を受けたものです。

【参考文献】

- [1] C. Merckling et al., J. Appl. Phys. **109**, 073719 (2011). [4] M. Yokoyama et al., SSIC, p.191-192 (2012).
[2] A. Nainani et al., J. Appl. Phys. **109**, 114908 (2011). [5] A. Jallipalli et al., Nanoscale Res. Lett. 1458 (2011).
[3] A. Ali et al., Appl. Phys. Lett. **97**, 143502 (2010).

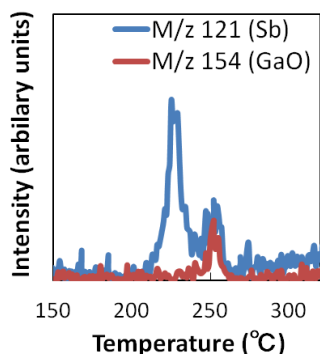


Fig.1 TDS spectra of Sb and GaO signal from GaSb/GaAs samples.

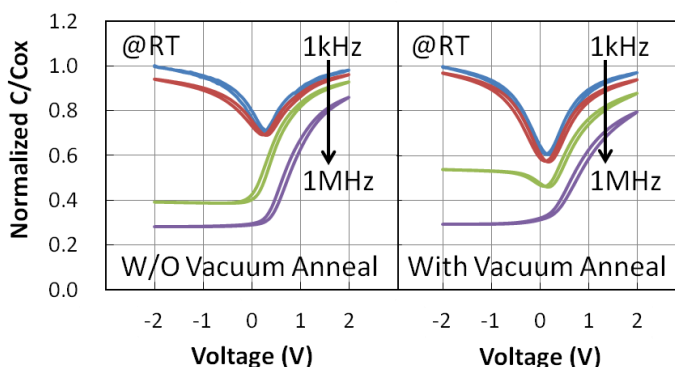


Fig.2 C-V characteristics as a function of frequency of n-type GaSb/GaAs samples with/without vacuum annealing.