

# All-NbN 集積回路による SFQ 論理ゲートの動作実証

## Demonstrations of SFQ logic gates based on All-NbN integrated circuits

情報通信研究機構 ○牧瀬 圭正, 寺井 弘高, 山下 太郎, 三木 茂人, 王 鎮

NICT, ○Kazumasa Makise, Hirotaka Terai, Taro Yamashita, Shigehito Miki, Zhen Wang

E-mail: makise@nict.go.jp

### 背景と目的

我々は SSPD(Superconducting Single Photon Detector)アレーと SFQ(Single Flux Quantum)信号処理回路を同一基板で動作させるため、NbN-SFQ 回路の開発を行っている。そこでまず、ジョセフソン接合数が数百程度の小規模 SFQ 回路を設計し、実際の回路作製・評価を通じて、回路設計および作製プロセスの検討を行った。今回、T-Flip Flop(TFF)や Confluence Buffer(CB)等の基本ゲートの動作が確認できたので報告する。

### 実験方法

図 1 に今回作成した NbN 集積回路の断面図を示す。今回の設計では最上部にグランドプレーン、最下層にジョセフソン接合 (JJs) を配置した。このように配置することで、MgO 上のエピタキシャル NbN/AlN/NbN 接合を利用できるため、JJs の臨界電流値の制御性が高く、高い再現性が得られる。さらに接合直上にグランドコンタクトを形成できるため寄生インダクタンスを低減できる等の利点がある。回路パラメータの目標値は前回の発表のものと同一で接合の臨界電流値  $J_c$  は  $2.5 \text{ kA/cm}^2$ 、最小接合寸法  $2 \mu\text{m} \times 2 \mu\text{m}$ 、抵抗層のシート抵抗  $1.2 \Omega$  で回路設計を行っている。

### 結果

TFF と CB を含む回路を測定した結果、正常動作を確認できた。回路は、2つのポートから入力した信号を SFQ パルスに変換し、CB でマージした後、TFF で分周して、電圧ドライバーをセット・リセットする構成となっている。動作波形を図 2 に示す。出力波形の電圧が、2つの入力信号の立ち上がり部分で反転しており、正常動作していることがわかる。しかしながら、

今回測定した回路の動作マージンは $\pm 3\%$ 以下と非常に狭かった。その原因を明らかにするため、SQUID を用いて実測した回路インダクタンスを用いて、回路シミュレーションを行った。その結果を図 3 に示す。今回測定したウェハの臨界電流値が設計値の 70%と小さいために、TFF の動作領域下限で動作していることがわかった。詳細は当日報告する。

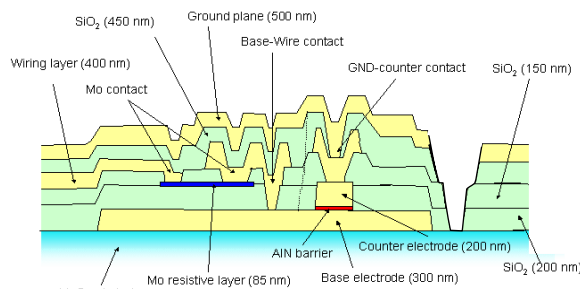


Fig. 1 Cross-sectional view of NbN integrated circuit.

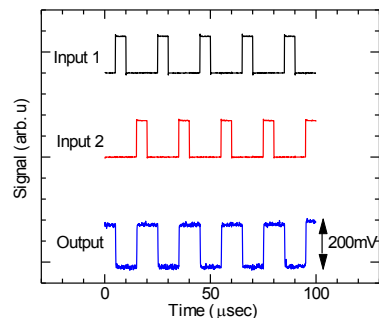


Fig. 2 Measured waveforms for the circuit consisting of the T-flip-flop and the confluence buffer.

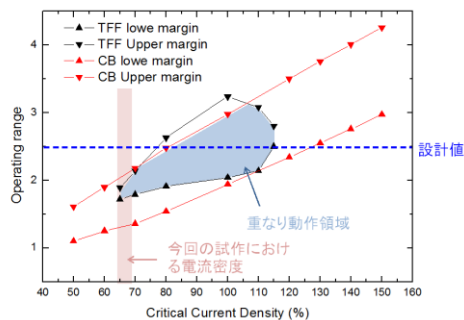


Fig. 3 Simulation results of the experimental and calculated operational area for our circuit.