28a-PB1-28

シャント抵抗の接続方法変更による SFQ 回路の雑音低減化

Noise Reduction in SFQ Circuits by Modified Shunt Resistors

名大工　松岡　宏弥，○田中　雅光，喜多　祐真，宮嶋　茂之，藤巻　朗

Nagoya Univ.　Hiromi Matsuoka, ○Masamitsu Tanaka, Yuma Kita, Shigeyuki Miyajima, Akira Fujimaki

E-mail: masami_t@ieee.org

単一磁束量子（SFQ）回路において，ジョセフソン接合に並列に挿入されたシャント抵抗は熱雑音を発生させ，タイミング揺らぎやマージンの低下，ビット誤り率の上昇等を引き起こす原因となる．熱雑音電流の大きさは，シャント抵抗の大きさの平方根に逆比例する．シャント抵抗の値は，マッカンバ係数 β_C が 1 となるよう設定するのが一般的であり，数 Ω である．本稿では，コンパレータを構成する一組の接合に対し，シャント抵抗の値を大きくすると同時に比較的大きな共通のダンピング抵抗を接続し，低雑音化を図る手法を提案する．共通の抵抗のみの手法 [1] に比べ，複雑な論理ゲートにおいてもレイアウト実現が容易で，より安定な動作が期待できる．

Fig. 1 に変更を行った D フリップフロップの等価回路を示す．J_2，J_3 の組に対し，共通の抵抗 R_D を加えた．L_D は浮遊インダクタンスで 1 pH とした．

熱雑音を加えた数値解析により，ビット誤り率のバイアス電流依存性を調査した結果を Fig. 2 に示す．ここでは，A) β_C を約 1 とし，R_{S2} = 2.3 Ω と R_{S3} = 2.2 Ω のみ接続したもの（変更前），B) J_2，J_3 の β_C を 4 にしたもの，C) β_C を 4 にして R_D = 9.0 Ω を追加したもの（提案手法），D) R_{S2}，R_{S3} を取り除いて R_D = 9.0 Ω のみを接続したものを比較した．誤差関数を用いたフィッティングによる評価の結果，バイアスマージンの下側で，A) に比べ B)，C) の D フリップフロップはこの順で傾きが急峻となり，D) は逆に緩やかになった．このことは，提案手法においてもっとも雑音の低減効果があったことを示唆している．

また，A)，B)，C) についてタイミング特性を比較した．A) に比べ, B), C) の遅延時間はそれぞれ 6.6%, 3.5% 減少しており，そのタイミング揺らぎも同程度の割合で低減されることが確認された．一方, クロック信号に対するデータ信号の入力禁止時間（セットアップ時間とホールド時間の和）は，A) に比べ，B) は約 1.5 倍に増加し，C) は約半分に減少した．提案手法では，高 β_C にもかかわらず，速やかにスイッチ後の接合の振動が減衰していることがうかがわれる．

以上から，提案手法は SFQ 回路の雑音低減化と動作速度の向上の両方に寄与すると期待される．これまでに他の論理ゲートについても調査を進めており，同様の傾向が得られている．

謝辞　本研究は科研費（22226009，24760276），JST ALCA の助成を受け実施したものである．また，本研究の一部は東京大学大規模集積システム設計教育研究センターを通しケイデンス株式会社の協力で行われたものである．

[1] T. Ortlepp et al., *J. Appl. Phys.* **111** (2012) 123901.

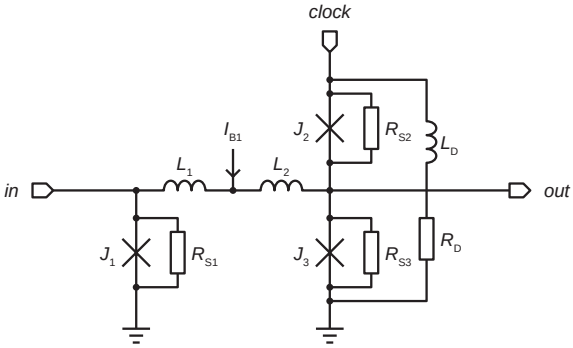

Fig. 1　Schematic diagram of D flip flop composed of modified shunt resistors. J_1 = 234 μA, J_2 = 163 μA, J_3 = 169 μA, L_1 = 1.6 pH, L_2 = 6.5 pH, I_{B1} = 117 μA, R_{S1} = 1.6 Ω.

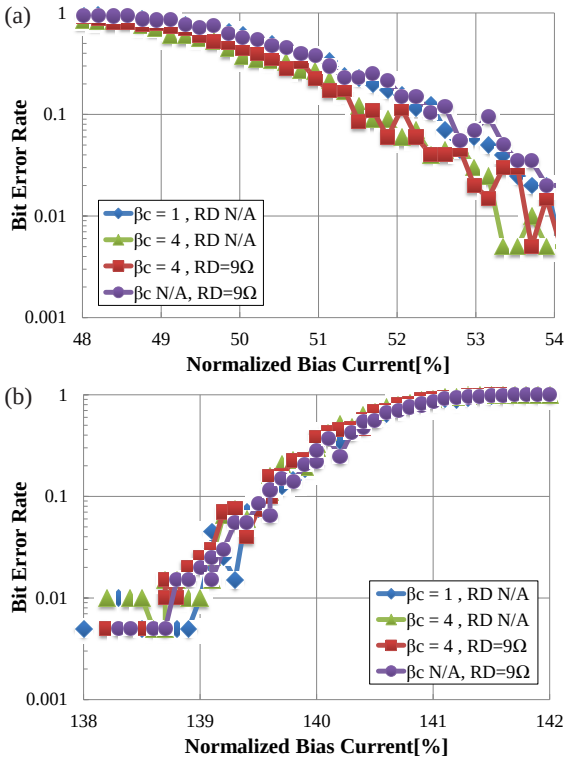

Fig. 2　Bit error scans for D flip-flops at (a) lower side and (b) upper side of bias margin. Bias currents are normalized by designed value. N/A denotes not applicable.

© 2013 年　応用物理学会