

Spin torque transistor

T. Chiba¹, G. E. W. Bauer^{1,2}, Saburo Takahashi¹

¹ Institute for Materials Research, Tohoku University, Sendai, Miyagi 980-8577, Japan

² Kavli Institute of NanoScience, Delft University of Technology,

Lorentzweg 1, 2628 CJ Delft, The Netherlands

E-mail:t.chiba@imr.tohoku.ac.jp

トランジスタはエレクトロニクスにおいて重要な役割を担う 3 端子素子である。近年、細化限界の問題に伴って、磁性体などの新原理に基づく素子性能の向上が求められている[1]。従来の半導体トランジスタは小さいベース電圧によって大きなソース・ドレイン電流を制御する機能を持っている。この特性は差動利得(ゲイン)と呼ばれ、回路における電流増幅に対応する。スピントロニクスの分野においては、Datta-Das によりスピン FET[2]が提案されて以来多くの研究が行われてきた。しかし、これまでのスピントロニクス素子では増幅作用の実現が困難であった。

本研究ではゲインを持つスピントランジスタ[3]を提案し、その動作効率について理論的に評価した。スピントルクトランジスタ(STT)の構造を Fig.1 に示す。この素子は上下層の直角をなす 2 つの反平行スピンバルブで、中間層の強磁性絶縁体ディスクを挟んだ構造からなる。ソース・ドレイン電流 I_{SD} はチャンネルのスピンの蓄積とベース磁化(中間層の磁化)とのスピン角運動量の交換を利用して制御する。この素子では、最下層電極に V_{SD} を印加することで常磁性金属のノード N1 にスピン偏極電流を注し、スピン蓄積 μ を生じさせる。電流 I_{SD} は θ の関数として、 $I_{SD}(\theta) = G(pV_{SD} - \mu(\theta))/2e$ と表されるので、 θ の変化に応じて I_{SD} が変調される。ここで、 p はスピン分極率、 G は界面コンダクタンスである。このとき、ベース磁化は最下層から θ が小さくなる方向にスピントルクを受ける。一方で最上層からは、その逆向きのトルクを受ける。ベース磁化の配置はこれら 2 つのトルクが打ち消すように定まり、電圧比 V_{SD}/V_B によって決められる。したがって、 V_B を印加することでベース磁化の方向を変化させ、電流 I_{SD} を制御できる。今回、我々は STT の定式化を行い、その動作効率を評価した結果、この素子は Fig.2 のような差動利得を持つことが分かった。講演では計算結果について詳しく報告する予定である。

[1] K. Konishi, et al., IEEE Trans. Magn. **48**, 1134 (2012)

[2] S. Datta and B. Das, Appl. Phys. Lett. **56**, 665 (1990)

[3] G. E. W. Bauer, et al., Appl. Phys. Lett. **82**, 3928 (2003)

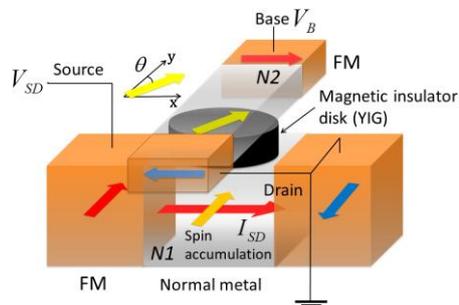


Fig.1: Structure of spin torque transistor

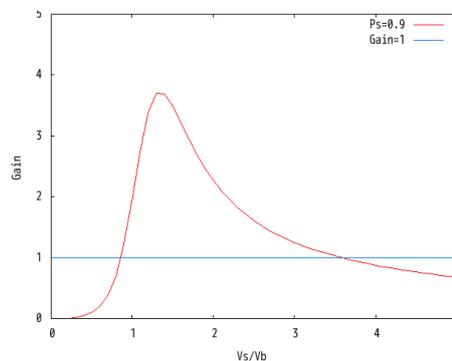


Fig.2: Differential gain as a function of voltage ratio V_S/V_B for $P = 0.9$