

CeO_x 膜と NiSi₂ 電極を用いた抵抗変化メモリの抵抗変化時の電流の過渡特性Transient Current Property of CeO_x/NiSi₂ Resistive Switching Devices

東工大フロンティア研¹, 東工大総理工², *叶真一¹, 寶春萌¹, Mokhammad Hadi¹, 角嶋邦之², Parhat Ahmet¹, 片岡好則², 西山彰², 杉井信之², 筒井一生², 名取研二¹, 服部健雄¹, 岩井洋¹ Tokyo Tech. FRC¹, Tokyo Tech. IGSSE² *S. Kano¹, C. Dou¹, H. Mokhammad¹, K. Kakushima², P. Ahmet¹, Y. Kataoka², A. Nishiyama², N. Sugii², K. Tsutsui², K. Natori¹, T. Hattori¹, H. Iwai¹

E-mail:kano.s.aa@m.titech.ac.jp

【背景】近年、不揮発性メモリの研究が盛んに研究されている。その中でも抵抗変化型メモリ (Resistive Random Access Memory: ReRAM)は、その Metal-Insulator-Metal (MIM)というシンプルな構造から高集積化、低消費電力化、さらには高速動作等が期待されており、これまで絶縁膜として多くの遷移金属酸化物が報告されている。我々はこれまで酸化セリウム膜(CeO_x)を用いて、下部電極に NiSi₂層を用いることで、高い抵抗比と forming-free の実現、0.1μs の動作を確認してきた。今回はこの CeO_x/NiSi₂ 構造のメモリデバイスの抵抗が低抵抗から高抵抗に変化する、reset process の動作について詳細な電流変化を調査したので報告する。

【実験方法】SPM 洗浄後 HF 処理を施した Si(100)基板上に熱酸化法で作成した SiO₂をパターニングし、その上に下部電極として NiSi₂を RF スパッタ法で堆積した。500°C (N₂ 雰囲気)のアニール処理を施した後、電子線蒸着法で CeO_xを蒸着した。さらに、真空一貫で上部電極として W を RF スパッタ法で堆積し、MIM 構造を作製した。その後、上部電極をパターニングし、裏面に Al を堆積した。この W/CeO_x/NiSi₂構造に対し I-V 特性を測定し、抵抗スイッチング特性の評価を行った。

【実験結果】Fig. 1 に W/CeO_x/NiSi₂ 構造のスイッチング特性を示す。このような特性が得られた要因としては、抵抗変化が CeO_x で生じているのではなく、CeO_x と NiSi₂ の界面に形成された界面 SiO₂ で生じていると考えられる。set process では、CeO_x との比誘電率の違いから界面 SiO₂でのみ breakdown が生じ、低抵抗状態となる。一方、reset process では、CeO_x 中の酸素イオンが電界をかけることで膜中を移動し、界面 SiO₂ の breakdown した箇所が生じた欠陥を修復したと考えられる。ここで、低抵抗状態から高抵抗状態に変化する際に印加する電圧と電

流の時間変化を Fig.2 に示す。これにより、CeO_x に印加される電界が高いほど早く SiO₂ の欠陥が修復されていることが分かる。また、電界が低い場合には CeO_x 中の酸素イオンの修復のみならず、電子による SiO₂膜の破壊が顕著に表れていると考えられる。動作原理の詳細については、当日報告する。

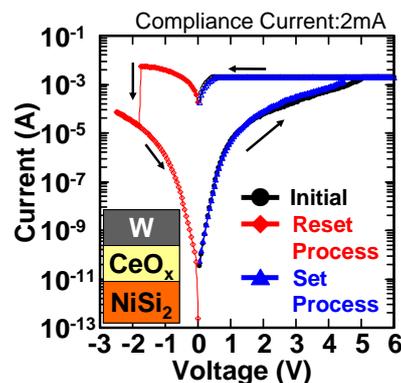


Fig. 1 I-V characteristics of W/CeO_x/NiSi₂ structure ReRAM under compliance current (C.C.) of 2mA

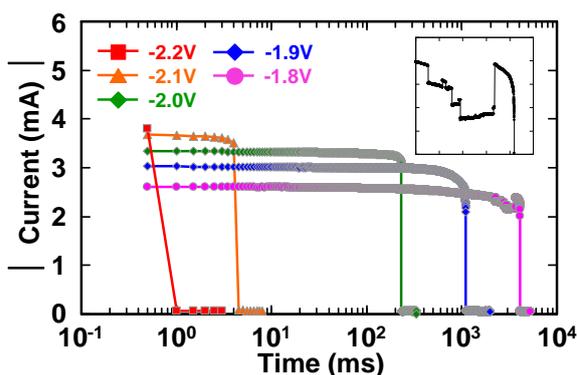


Fig. 2 Time dependent current evolution on applied voltage for reset process.

[1] R. Waser et al., Nat. Mater. 6, 833 (2007).

[2] C. Dou et al., Microelectron. Reliab., 52, pp. 688-691 (2012).