28p-G6-4

# プラズマ CVD による Si 上の SiO2 成膜における表面処理効果

Effect of surface treatment on Si before SiO<sub>2</sub> deposition by plasma-enhanced chemical vapor deposition

## (株)東芝 生産技術センター

<sup>0</sup>川嶋 智仁, 片岡 淳司, 薮原 秀彦

Corporate Manufacturing Engineering Center, Toshiba Corp. <sup>o</sup>Tomohito Kawashima, Junji Kataoka, Hidehiko Yabuhara E-mail: tomohito.kawashima@toshiba.co.jp

### 1.はじめに

3 次元メモリなど次世代メモリでは、金属配線を形 成した後、Si上に品質の良いSi酸化膜を形成する場合 がある.しかし、800℃以上の高温下では金属が拡散し、 シリサイド形成など好ましくない反応を起こすため、 熱酸化膜を用いることができない.低温形成の一般的 な方法として、N<sub>2</sub>OとSiH<sub>4</sub>を用いたプラズマ CVD(Chemical Vapor Deposition)がある.しかし、清浄 なSi上の成膜では、Nが挿入されることが報告されて いる[1][2].今回、Si上表面状態の影響を調べるため、 複数の表面処理に対し、プラズマ CVD による低温形 成を行い、Nの有無と電気特性を比較した.

## 2.実験方法

Si 基板上に (1)DHF, (2)DHF→SC1(TMAH: Tetramethylammonium hydroxide と $H_2O_2$ の混合液), (3)DHF → $O_2$ プラズマ処理の3種類の表面処理を行った後,平 行平板型プラズマ CVD で酸化膜を3nm成膜し,XPS(X -ray Photoelectron Spectroscopy)でNの有無を調べた. 成膜条件は,N<sub>2</sub>O 流量=1500sccm,SiH<sub>4</sub>流量=5sccm,圧 力150Pa,放電パワー=375Wである.一方,電気測定 用に,低抵抗なp型Si基板上にも同様の表面処理を行 い,15nmの酸化膜を成膜した.電極のAlを真空マスク 蒸着後,高周波(HF)CV と準静的(QS)CV測定を行った.

# 3.実験結果と考察

図1に XPS による N 1s スペクトルを示す. DHF 処

理では、N が Si/SiO<sub>2</sub>挿入されるが、SC1 や O<sub>2</sub>プラズ マ処理後は、N のピークは見られなかった.図 2 に DHF と SC1 処理後の CV 測定結果を示す. 縦軸は、C/C<sub>ox</sub> であり、C<sub>ox</sub>は高周波測定で得られた酸化膜のキャパシ タンスである. High-Low 法を用いて計算した界面準位 密度は、DHF 処理後は  $1.8 \times 10^{13}$ /eV・cm<sup>-2</sup>、SC1 処理 後は  $8.7 \times 10^{12}$ /eV・cm<sup>-2</sup> と DHF 処理後で多いことが分 かった. DHF 処理を行った Si/SiO<sub>2</sub>界面には Si-NH<sub>2</sub>な どのトラップが発生していると推定している.



#### 参考文献

[1] H.Niimi, et al; J. Vac. Sci. Technol. A 17(6) (1999) 3185[2]D.R.Lee, et al; J. Vac. Sci. Technol. A 13(3) (1995) 1671