

## 埋込みヘテロ構造をもつフォトニック結晶 InGaAs ナノ光ディテクタの検討

## Photonic-crystal-based InGaAs nano-photodetectors including buried heterostructure

NTT ナノフォトニクスセンタ<sup>1</sup>, NTT 物性基礎研<sup>2</sup>, NTT フォトニクス研<sup>3</sup>○野崎謙悟<sup>1,2</sup>, 松尾慎治<sup>1,3</sup>, 武田浩司<sup>1,3</sup>, 佐藤具就<sup>1,3</sup>, 倉持栄一<sup>1,2</sup>, 納富雅也<sup>1,2</sup>NTT Nanophotonics Center<sup>1</sup>, NTT Basic Research Labs.<sup>2</sup>, NTT Photonics Labs.<sup>3</sup>°K. Nozaki<sup>1,2</sup>, S. Matsuo<sup>1,3</sup>, K. Takeda<sup>1,3</sup>, T. Sato<sup>1,3</sup>, E. Kuramochi<sup>1,2</sup>, and M. Notomi<sup>1,2</sup>

E-mail: nozaki.kengo@lab.ntt.co.jp

現在, Si フォトニクスをはじめとしてオンチップ光リンクの研究が展開されており, CMOS と融合可能な高速・高効率なフォトディテクタ(PD)が報告されている<sup>1,2</sup>. pin 接合をもつ PD では, その接合容量を著しく低減できれば, RC 時定数を劣化させることなく高い負荷抵抗を連結させることができる. これにより, 熱雑音低下による高感度化, ならびに出力電圧の増加が可能となり, 結果として光源を含めた光リンク全体の消費電力抑制が期待される. それに加え, 理想的には, TIA のような電気増幅を除いても CMOS 駆動が可能な"レシーバレス PD"を構成することも期待できる. 我々はこれらの目的に向けて, 微小なナノ構造 PD の実現を目指している.

強い光閉じ込めが可能なフォトニック結晶(PhC)導波路では, PD 全長が短くても高い量子効率が得られるため, pin 接合長もまた短くでき, 微小容量化に向いている. 図 1(a)は今回検討した PhC 導波路型 pin-PD の構造図である. InP スラブの PhC 導波路中に InGaAs 吸収層(長さ約 3.4  $\mu\text{m}$ )

を埋め込んでおり, 横方向 pin 接合を形成した<sup>3</sup>. PhC 導波帯域内の波長の CW 光を入力したときの光電流を図 1(b)に示す. 暗電流はおよそ 100 nA であった. バイアス電圧-1 V のときの光-電流変換効率を見積もったところ, およそ 1 A/W であり, 十分高い効率を得られた.

図 2 は, 強度変調された光入力に対する動特性を測定した結果である. 図 2(a)は 10 Gb/s の 2<sup>31</sup>-1 PRBS-NRZ 光信号に対するアイパターン, 図 2(b)はバイアス電圧を変化させたときの周波数応答である. 3 dB 動作帯域は約 6 GHz であった. 応答速度の制限要因としては, pin 接合間隔が広いことによりキャリア移動時間が長いことや, pin 接合以外の寄生容量により RC 時定数が制限されていること等が考えられる. これらの課題は今後の構造最適化により解決できると考えている.

## 参考文献

- 1) S. Assefa, et al., IEEE J. Sel. Top. Quant., 16, 1376 (2010)
- 2) C. T. DeRose, et al., Opt. Exp., 19, 24897 (2011)
- 3) S. Matsuo, et al., Opt. Exp, 20, 3773 (2012)

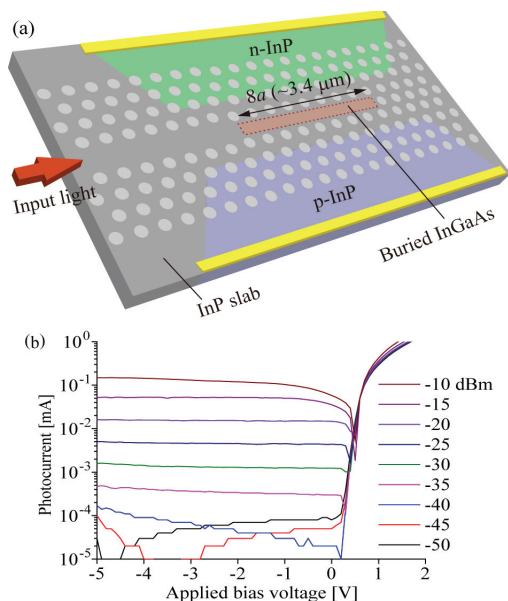


図 1 (a) PhC 導波路型 pin-PD の構造図. (b) CW 光入力に対する光電流値. 光強度は PhC 導波路中での値を推定したもの.

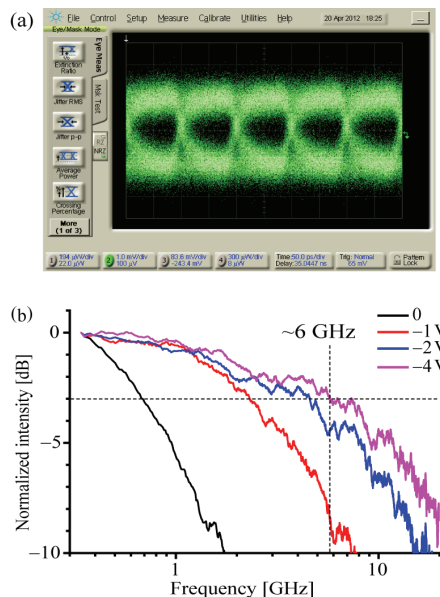


図 2 PhC 導波路型 pin-PD の動特性. (a) 10 Gb/s NRZ 信号に対するアイパターン. (b) バイアス電圧を変化させたときの周波数応答特性.