

スパッタ法 (K,Na)NbO₃ 薄膜の自発分極制御による低誘電率膜の実現Sputtered (K,Na)NbO₃ films with low ϵ_r by controlling self-poling

日立電線 (株) ○柴田 憲治, 末永 和史, 渡辺 和俊, 堀切 文正, 野口 将希

Hitachi Cable, Ltd. ○Kenji Shibata, Kazufumi Suenaga, Kazutoshi Watanabe,

Fumimasa Horikiri, and Masaki Noguchi

E-mail: kenji.shibata.er@hitachi-cable.com

1. 緒言

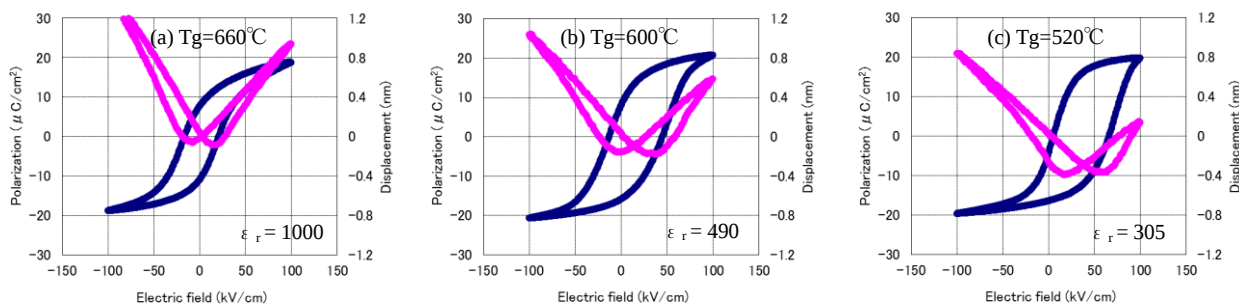
現在使用されている圧電薄膜の殆どは鉛を含有する Pb(Zr, Ti)O₃ 薄膜であり、最近の環境規制の強化とともに鉛フリー圧電薄膜への置き換えが切望されている。このような中、我々は (K, Na)NbO₃ に注目し、Si 基板上にスパッタ法での製膜を検討した結果、*c* 軸配向 (K, Na)NbO₃ 薄膜で Pb(Zr, Ti)O₃ 薄膜に匹敵する圧電定数 ($-d_{31} \geq 100 \text{ pm/V}$ 、比誘電率 1000) を得ることに成功している¹⁾。しかし、実際に圧電薄膜を角速度センサなどのセンサ用途で使用する場合、圧電薄膜の変形により発生する電圧の大きさが非常に重要であり、圧電定数 $g [\text{V} \cdot \text{m/N}]$ ($g_{31} = d_{31} / \epsilon_{33}^T$) がその指標になる。圧電定数 g の向上には、誘電率を低くすることが有効である。今回は、スパッタ (K, Na)NbO₃ 薄膜の製膜条件により (K, Na)NbO₃ 薄膜中の自発分極の制御を行い、センサ用途に向く低誘電率 (K, Na)NbO₃ 薄膜の実現を目指した。

2. 検討内容と結果

図 1 に 520°C ~ 660°C で Pt/Ti/SiO₂/Si 基板上に製膜した膜厚 2 μm の (K, Na)NbO₃ 薄膜における P-E 特性、圧電特性 (aixACCT 社 DBLI 装置, 1kHz $\pm 20\text{V}$) 及び比誘電率 (LCR メーター, 1kHz $\pm 1\text{V}$) を示す。製膜温度の低下に伴い P-E ヒステリシスループと圧電バタフライループが正電圧側にシフトしていることが分かる。このシフトはおそらくスパッタ製膜の際に薄膜に印加される電界の影響で膜の面外方向に自発分極が揃った状態ができたことにより発現していると思われる。低温製膜でシフト幅が大きくなるに従い比誘電率が小さくなっており、最小では 305 であった。これは従来の (K, Na)NbO₃ 薄膜や標準的な Pb(Zr, Ti)O₃ 薄膜の 900 ~ 1000 と比べて非常に小さく、その逆数である g の向上が期待できる。

3. 結論

Si 基板上 (K, Na)NbO₃ 薄膜において自発分極の効果によって比誘電率 305 という低い誘電率を実現した。この (K, Na)NbO₃ 薄膜はセンサ用として非常に有望であると思われる。

図 1 Pt/Ti/SiO₂/Si 基板上 (K, Na)NbO₃ 薄膜 (膜厚 2 μm) の P-E 特性、圧電特性、比誘電率1) K. Shibata, *et al*, Jpn. J. Appl. Phys. **50** (2011) 04503.