

耐圧 ( $BV_{CEO}$ ) 12V かつ  $f_{max}=370\text{GHz}$  を有する  $0.25\mu\text{m}$  InP/InGaAs DHBT $0.25\mu\text{m}$  InP/InGaAs DHBT with a  $BV_{CEO}$  of 12 V and an  $f_{max}$  of 370GHz

日本電信電話株式会社 NTT フォトニクス研究所

○柏尾 典秀, 栗島 賢二, 井田 実

NTT Photonics Laboratories, °Norihide Kashio, Kenji Kurishima, Minoru Ida

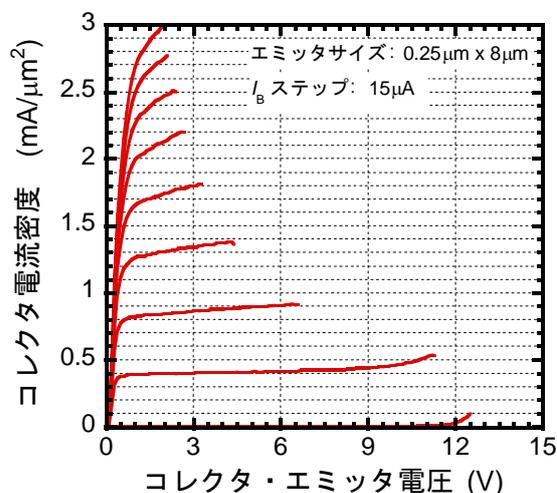
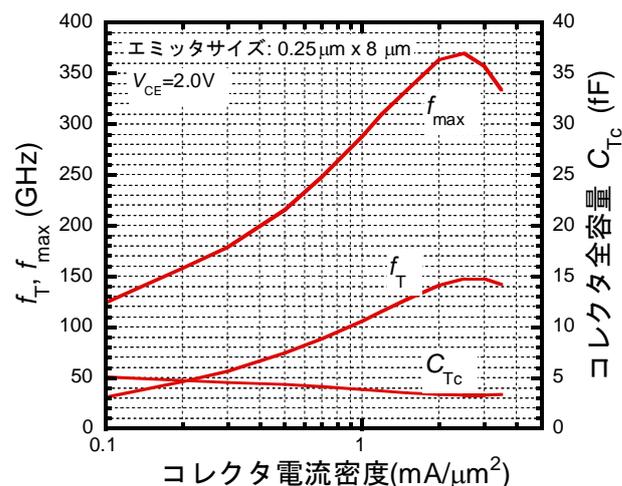
E-mail: kashio.norihide@lab.ntt.co.jp

【はじめに】 InP/InGaAs ヘテロ接合バイポーラトランジスタ(InP/InGaAs HBT)の高電流利得化・高信頼化には、レッジ構造が不可欠である。これまで我々は薄層レッジ構造を備えた  $0.5\mu\text{m}$  InP/InGaAs SHBT を開発し、50 以上の高い電流利得と実用に足るデバイス寿命を実現してきた[1]。今回、InGaAs/InAlGaAs/InP コレクタ層導入による高耐圧化と  $0.25\mu\text{m}$  エミッタへの微細化による高速化を検討したので報告する。

【デバイス構造】本試作では、 $n^+$ -InGaAs エミッタコンタクト層、20nm InP エミッタ層、30nm  $p^+$ -InGaAs ベース層( $4.5 \times 10^{19}\text{cm}^{-3}$ )、400nm の InGaAs/InAlGaAs/InP コレクタ層で構成される MBE 成長の DHBT 構造を用いた。フォトリジストの露光にはすべて i 線ステップを用いた。エミッタメサ幅は  $0.25\mu\text{m}$  とし、外部ベース層上に意図的に残した 20nm InP エミッタ層をレッジ層として利用した。また、ベース電極幅を  $0.4\mu\text{m}$  とし、コレクタ全容量( $C_{Tc}$ )の低減を図った。

【試作結果】図 1 に  $I$ - $V$  特性を示す。エミッタ幅が  $0.25\mu\text{m}$  と微細にもかかわらず、コレクタ電流密度( $J_c$ )が  $1\text{mA}/\mu\text{m}^2$  以上で 50 以上の高い電流利得を示した。これはレッジ構造により、ベース層表面再結合電流が抑制されたためと考えられる。また、InGaAs/InAlGaAs/InP コレクタ層導入と微細化によるリーク電流低減の効果により、 $BV_{CEO}$  は 12V と非常に高い値を示した。図 2 に  $f_t$ ,  $f_{max}$  および  $C_{Tc}$  の  $J_c$  依存性を示す。400nm と厚いコレクタ層にもかかわらず、エミッタ幅の微細化により、寄生成分が低減され、 $J_c=2.5\text{mA}/\mu\text{m}^2$  において、 $f_{max}=370\text{GHz}$  と優れた高周波特性を実現することが

できた。以上の結果から、 $0.25\mu\text{m}$  InP/InGaAs DHBT は 10V 以上の高耐圧動作だけでなく、高速動作にも有効であると言える。[1] N. Kashio et al, IEEE Trans. Electron Devices, vol. 57, p. 373, 2010.

図 1  $I$ - $V$  特性図 2  $f_t$ ,  $f_{max}$  および  $C_{Tc}$  の  $J_c$  密度依存性