29a-G11-8

GaAs 系デバイスにおける裏面 Cu めっき技術

Backside Copper metallization technologies of GaAs devices

三菱電機(株）高周波光デバイス製作所 〇津波大介，西沢弘一郎，志賀俊彦，奥友希，竹見政義

Mitsubishi Electric Corp., D. Tsunami, K. Nishizawa, T. Shiga, T. Oku, M. Takemi

E-mail: Tsunami.Daisuke@dh.MitsubishiElectric.co.jp

【はじめに】　Cu は Au に比べて低コストであり、高い導電率、高い放熱性を有する事から、近年、化合物半導体デバイスの電極材料を従来の Au から Cu へ代替化するための研究が盛んに行われている。ビアホール構造を有する GaAs 系デバイスにおいては、バリアメタルを含む裏面メタルの全層をビアホール内で均一に形成する必要がある。そのため、我々はプリント配線板[1]で Cu と Ni の拡散防止に用いられている Pd に着目し、Pd を含む裏面メタルの全層をめっきで形成し、その熱安定性および被覆性を評価したので報告する。

【実験手順】　GaAs(100)基板上にめっき法にて Ni 層(0.5μm)、Pd 層(0.2μm)、Cu 層(3μm)の順に膜を形成した。Pd 層は Cu 拡散防止を目的として、①無電解めっき、②電解めっき（結晶調整剤なし）③電解めっき（結晶調整剤あり）の 3 種類を用いて形成した。Ni 層は GaAs と Pd の合金化を防止でき、さらに GaAs 基板上に無電解めっきにて直接形成できるという利便性を有するため、無電解めっきにより形成した。Cu 層は電解めっきにて形成した。作製しためっき膜の熱安定性をシート抵抗測定により、ビアホール内の被覆性を断面 SEM（Scanning Electron Microscope）により評価した。

【結果および考察】　作製したサンプルを窒素雰囲気下において 270℃で最大 1000 時間の高温保存試験を行った。ΔR_{sh} を熱処理前のめっき膜のシート抵抗値に対する増加分として定義し、ΔR_{sh} の経時変化を Figure 1. に記載した。無電解 Pd めっきにより作製したサンプルでは、短時間で ΔR_{sh} の増加が見られた。断面解析結果から、このような ΔR_{sh} の増加は Cu 拡散による Cu 膜厚の減少に起因しているという事が分かっている。一方、電解 Pd めっき膜を用いたサンプルでは、ΔR_{sh} の増加は大幅に抑制されており、電解 Pd めっきに結晶調整剤を入れたサンプルが最も ΔR_{sh} の増加を抑制できている事から、Pd めっき膜の結晶性が熱安定性に影響しているものと考えられる。

次に、ビアホール構造を有する GaAs 基板の裏面上に無電解 Ni めっき、電解 Pd めっき（結晶調整剤あり）、電解 Cu めっきの順に裏面メタル膜を形成した（Figure 2. 参照）。裏面メタルの被覆性を調査するために、Figure 2. 内の赤枠部分を断面 SEM により観察した。Figure 3. に示すように、ビアホール側壁はドライ加工による影響でラフネスの大きな形状を有しているが、Ni、Pd、Cu 層のいずれの膜についても側壁を切れ間なく被覆できていることが分かった。

上記結果により、バリアメタルを結晶調整剤入りの電解 Pd めっきで形成する事で、高い熱安定性と高い被覆性を両立する裏面 Cu めっき構造を実現できることが分かった。

[1] T. Totsuka, J. Surf. Finish. Soc. Jpn. 55, 926 (2004)

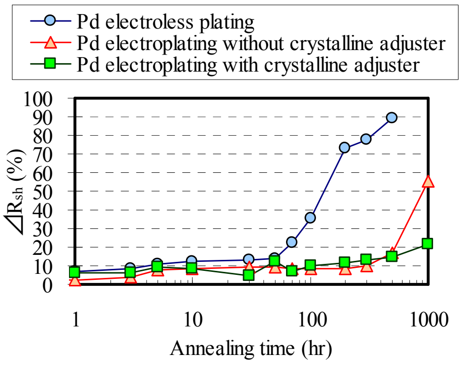

Figure 1. Sheet resistivity of the GaAs/Ni/Pd/Cu structure as a function of annealing time at 270ºC.

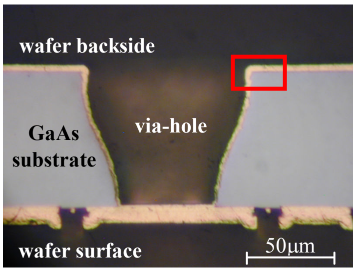

Figure 2. Cross section photograph of the via-hole of the GaAs/Ni/Pd/Cu structure.

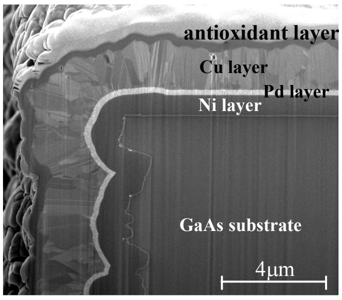

Figure 3. Cross section SEM image of the via-hole sidewall of the GaAs/Ni/Pd/Cu structure.

© 2013 年　応用物理学会