29a-G9-2

TFET におけるトンネル機構の考察：サブスレッショルド特性の温度変化

Study of Tunneling Mechanism in TFETs : Temperature Dependence of Subthreshold Characteristics

産業技術総合研究所　連携研究体グリーン・ナノエレクトロニクスセンター
○森貴洋, 宮田典幸, 福田浩一, 森田行則, 前田辰郎, 大内真一,
柳永勛, 昌原明植, 安田哲二, 太田裕之
GNC-AIST　Takahiro Mori, Noriyuki Miyata, Koichi Fukuda, Yukinori Morita, Tatsuro Maeda,
Shin-ichi O'uchi, Yongxun Liu, Meishoku Masahara, Tetsuji Yasuda, and Hiroyuki Ota
E-mail: mori-takahiro@aist.go.jp

従来型 MOSFET の理論限界を超える急峻なサブスレッショルドスロープ(SS<60mV/decade)を実現可能なトンネル電界効果トランジスタ(Tunnel Field Effect Transistor; TFET)は、その特性を生かして超低消費電力 LSI を実現する基本素子への応用の観点から注目を集めている。我々はこれまでに 26mV/decade の急峻な SS 値を持つ SOI-TFET の試作に成功している[1,2]。SS 特性の優劣はゲート絶縁膜の性能に大きく左右され、一般に低 EOT 絶縁膜を用いることで良好な特性が得られる[2]。TFET におけるトンネル電流は、Si や Ge においてはフォノンが介在する間接遷移型のバンド間トンネル機構、InGaAs のような III-V 材料においては直接遷移型のバンド間トンネル機構によって発現すると考えられ、またトンネルバリアが厚い場合や欠陥が存在する場合にはトラップアシストトンネル機構を考慮に入れる必要があると考えられる。今回はトンネル電流機構を考察すべく、我々の試作した SOI-TFET のサブスレッショルド特性の温度変化を、特性に優劣のある複数デバイスについて評価したのでこれを報告する。

デバイスは SOI 基板上に試作し、ゲートには HfO_2 ベースの high-k 絶縁膜とメタルゲートを用い、ソース・ドレインをイオン注入によって形成したプレーナーの P 型 TFET である[1]。

図 1 に室温で良好な SS(< 60mV/decade)を持つ TFET の Id-Vg 特性の温度変化を示す。低温下では SS の改善が見られるが、その温度依存性は室温で SS が劣るデバイス(SS > 60mV/decade)に比較して小さい（図 2、サンプル A）。サンプル C の TFET では SS 値は温度に比例しているのに対し、サンプル A・B の TFET では異なる依存性が観測された。この結果は、良特性のデバイスにおいては理想的な間接遷移型のトンネル機構によって電流が支配的だと考えられる一方で、劣特性のデバイスにおいては異なるトンネル機構の存在を示唆しており、おそらくトラップアシストトンネル機構によるものだと考えている。また、今回評価した中で最も良い特性を持つ TFET（サンプル A）においても、室温において複数の機構の存在が示唆されており、非理想的なトンネル機構による電流を排除することでさらなる特性の改善が期待される。

【謝辞】本研究は最先端研究開発支援プログラム「グリーン・ナノエレクトロニクスのコア技術開発」の一環として行われた。

[1] 森 他、第 58 回応用物理学関係連合講演会 26p-KD-9
[2] T.Mori et al, 2012 SSDM, PS-3-5.

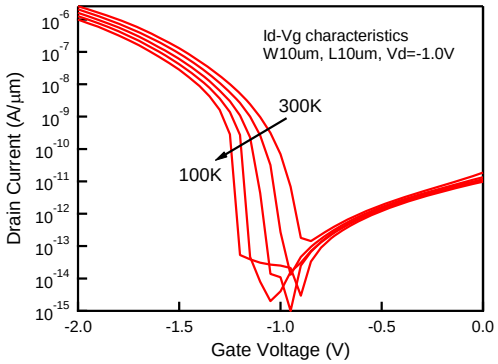

Fig. 1 Temperature dependence of Id-Vg characteristics of a TFET which has good subthreshold swing below 60mV/decade at room temperature.

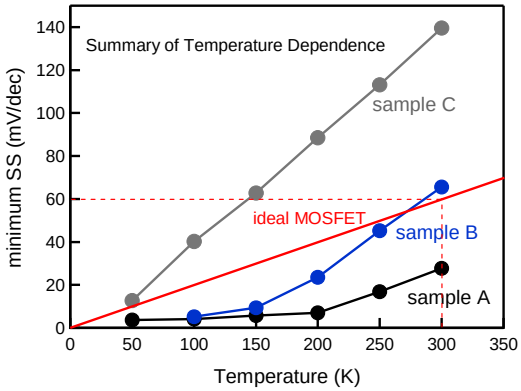

Fig. 2 Summary of temperature dependence of subthreshold swing.

© 2013 年　応用物理学会