

Collision Based Computingを適用した単電子回路設計と評価

Designing and Evaluating the Single-Electron Circuits Applying Collision-Based Computing

横浜国大院工 林 俊介, [○]大矢 剛嗣Yokohama National Univ. Shunsuke Hayashi, [○]Takahide Oya

E-mail: hayashi@arrow.dnj.ynu.ac.jp

1. 背景・目的

次世代情報処理デバイスとして単電子素子が注目されている。本研究室では単電子素子の一種である単電子振動子について研究を行ってきた。この素子にはキャパシタを介して隣り合う素子を連結しバイアス電圧の極性(+, -)を反転させることで、電子トンネルが連鎖し電位変化が「波」のように広がっていく挙動を示すといった性質がある^[1]。前回の発表ではこの性質を応用し、バイアス電圧を調整する事で電位変化が伝わる方向を制御し、新たな論理演算回路を構築した^[2]。具体的には Collision-based computing (CBC)^[3]という情報処理手法を用いる。CBC では入力 of の組み合わせにより出力場所が変化する事を利用して論理動作を行う。CBC では「信号を衝突させる」という概念が必要なため、信号の伝わるタイミングを合わせる事が重要になる。しかし単電子回路では、電子トンネルという確率的な事象を回路動作に用いるためにタイミングがずれるという問題点があった。そこで今回、新たにエラー率を低減するために回路構成を見直し、新たな応用回路を提案する。ここでは新たな応用回路の正常動作率をシミュレーションによって確かめる。

2. シミュレーション方法

図1にエラー率の低減を考慮した(a)2入力単電子CBC回路構成と(b)その概念図を示す。

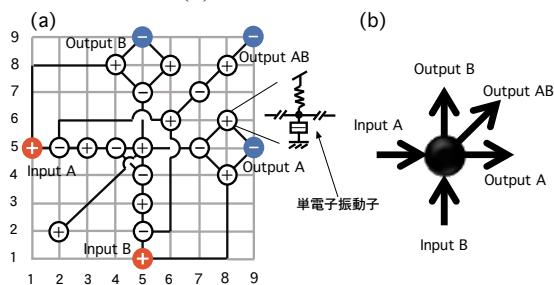


図1 (a) 2入力単電子 CBC 回路図と(b)概念図

今回の設計回路においても前回と同様、三種類の結合を利用し回路を構成した。Input A に入力を与えると Output A に、Input B に入力を与えると Output B に、Input A, B に入力を与えると Output AB にそれぞれ出力されると正常動作である。今回はエラーを低減するために、新たにタイミング調整振動子(図1(a)の[2,2])を追加する。この振動子において、トンネルしてから再チャージまで、[5,5]の振動子是不応状態(隣の振動子で電子トンネルが起きても、トンネルしない状態)となる。

入力と同時にこの素子にも入力を加える事でタイミングがずれても正しく出力されることを狙っている。また抵抗値を変える事でチャージ時間が変わるためエラーへの強さが変わる。今回はこの2入力の回路を図2のように階段状に並べた回路に應用する事を考える。A, B の各二種類の入力を四箇所に振り分ける回路となっている。

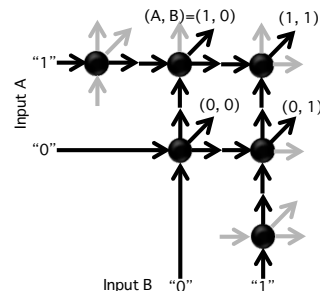


図2 多入力 CBC 回路

3. シミュレーション結果

図2において最もエラーが起きやすい(A, B)=(1, 1)に入力を与えた時の正常動作率を図3に示す。

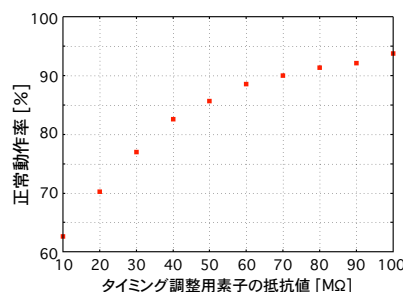


図3 抵抗値ごとの正常動作率

なおタイミング調整素子がない場合、正常動作率は59.4%であった。タイミング調整用の素子の抵抗値が大きくなるにつれて正常動作率が大きくなっている事が分かる。今回の回路構成の見直しによりエラー率の低減をはかれたと言える。

謝辞

本研究の一部はJSPS科研費 若手(B)(24710149)の助成を受け実施された。

参考文献

- [1] T. Oya, et al., Int'l J. of Unconventional Computing, vol.1, pp. 177-194, (2005).
- [2] 林 他, 2012 年春季応物, 16p-B3-8, (2012).
- [3] A. Adamatzky, "Collision-Based Computing," Springer, 2002.