

Dimer 構造を有する Ge(100) 表面の表面誘起電荷と点欠陥の相互作用

Surface-induced charge at Ge(100) dimer surface and its interaction with point defects

岡山県立大 情報工 〇神山 栄治, 末岡 浩治

Okayama Pref. Univ., Dep. Communication Eng., 〇Eiji Kamiyama, Koji Sueoka

E-mail: ejkamiyama@aol.com

半導体表面は、結晶学的に空孔や格子間原子のシンクであり、かつ、ソースであると考えられている。半導体結晶の高品質化において、空孔や格子間原子の挙動を知ることは、不可欠である。しかしながら、その原子論的な挙動は、あまり解明されていない。我々のグループでは、これまで半導体 Si 表面について、第一原理計算を用い、空孔や格子間 Si 原子の挙動について解析した結果を報告してきた[1-3]。本報告では、半導体 Si 表面に適用してきたものと同様の手法を半導体 Ge 表面に適用し、解析した結果を報告する。

計算モデルには、図 1 のような $c(4 \times 2)$ 構造表面を両面に持つ 12 層 Ge 膜に真空スラブを付与したものをを用いた。この表面は dimer 構造を有し、Si 表面と同様に Ge(100) 表面においても最安定な構造の 1 つと考えられている。図 1 に示す無欠陥モデルに空孔や格子間原子を付加することで、表面におけるそれらの安定性を調べた。

空孔と格子間原子の両者において、表面近傍で形成エネルギーが低くなる結果が得られた。特に格子間原子については、表面 Dimer の直下付近に安定サイトを見出した。これらの結果は、Si 表面近傍[2,3]と同様である。

図 1 とは異なる Ge36 層を有する完全結晶モデルにより計算した有効電荷の深さ依存性を、同様の Si36 層モデルと比較した結果を図 2 に示す。これらは表面が誘起する電荷であり、Si が表面 5 層でほとんどゼロになるのに対し、Ge では表面から 18 層目に至っても完全にゼロにならず、正に帯電した状態が続く。

Ge 表面が Si と異なりシンクとはならず、イオン注入により結晶内部で生じた格子間 Ge 原子が、表面近傍で散乱することを示唆する実験結果が報告されている[4]。格子間 Ge が Si と同様に正に帯電していることを考慮すると、上述の大きな Ge 表面付近の正電荷が、Si と異なる格子間原子挙動を引き起こす可能性がある。すなわち、両者の正電荷が反発することから、Ge 表面は、内部で発生した格子間 Ge にとって、シンクとはなりにくい。

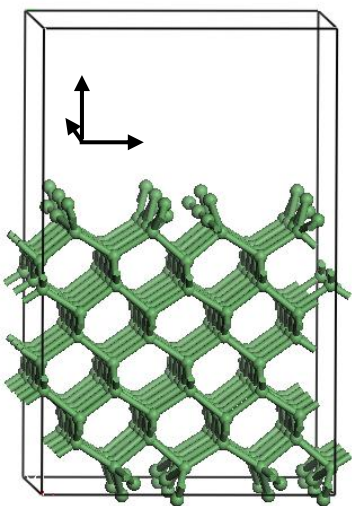
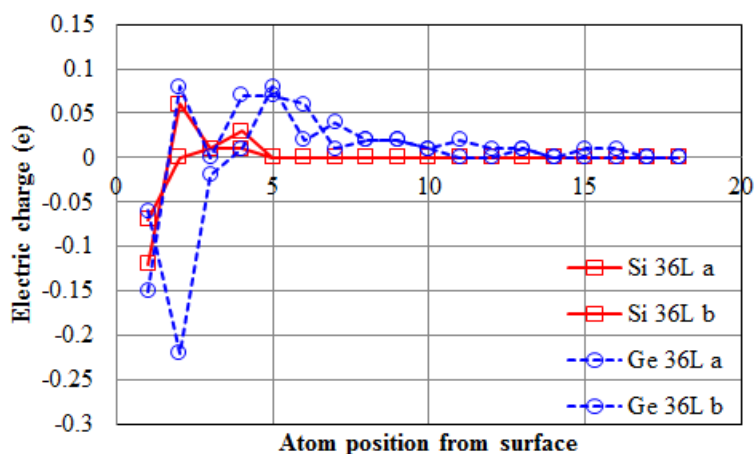
図 1 Ge $c(4 \times 2)$ 構造表面モデル

図 2 有効電荷の深さ依存性の Si/Ge 比較

参考文献

- [1] 神山他, 2011 年秋応物講演会 30p-W-4; E. Kamiyama, et. al., *J. Appl. Phys.*, **111**, 013521 (2012).
- [2] 神山他, 2012 年春応物講演会 17p-F11-3; E. Kamiyama, et. al., *J. Appl. Phys.*, **111**, 083507 (2012).
- [3] 神山他, 2012 年秋応物講演会 11a-F3-2; E. Kamiyama, et. al., *phys. stat. sol.*, **A 209**, 1880 (2012).
- [4] H. Bracht, S. Schneider and R. Kube, *Microelectronic Engineering*, **88**, 452 (2011).