

## 市販 200V 級 GaN-HEMT と Si-SJMOSFET のスイッチング損失分析

## Switching loss analysis of commercial 200V class GaN-HEMT and Si-SJ MOSFET

明大院 理工<sup>1</sup>, 産総研 先進パワエレ<sup>2</sup> ○南智也<sup>1</sup>, 長南紘志<sup>2</sup>, 井手利英<sup>2</sup>, 清水三聡<sup>2</sup>, 三浦登<sup>1</sup>Meiji Univ.<sup>1</sup>, AIST ADPERC.<sup>2</sup> ○T. Minami<sup>1</sup>, H.Chonan<sup>2</sup>, T. Ide<sup>2</sup>, M. Shimizu<sup>2</sup>, N. Miura<sup>1</sup>

E-mail: t-ide@aist.go.jp

GaN 系 HEMT は、高速・高出力なスイッチング素子として有望である。しかし、GaN 系 HEMT の Si 素子に対する優位性は明確に示されていない。そこで本研究は、現状の GaN 系 HEMT と Si 系デバイスのスイッチング損失  $E_{SW}$  を、ゲート駆動回路の出力インピーダンス  $R_O$  の影響も含め実測及びシミュレーションで性能比較した。

表 1 に測定に用いた 200V 耐圧の GaN-HEMT と Si-MOSFET の定格電流、オン抵抗、チップ面積を示す。L 負荷チョッパー回路にてスイッチング損失の実測及びシミュレーションをした。実験条件は回路電圧  $V_{CC}=100V$ , 負荷電流  $I_L=2A$ ,  $R_O=45\sim 1k\Omega$  とした。スイッチングトランジスタのゲートに繋がる外付けゲート抵抗、ゲートドライバーの内部インピーダンスの和を出力インピーダンス  $R_O$  と定義し、値を変化させた。図 1 に GaN-HEMT のターンオン時のスイッチング波形を示す。これらのスイッチング波形から実測及びシミュレーションでのスイッチング損失を見積もった。図 2 に各素子の  $R_O$  に対するスイッチング損失を示す。また、図 2 には素子の出力容量  $C_{OSS}$  をドレイン-ソース電圧で積分した素子損失  $E_{COSS}$  を示した。GaN-HEMT は図 2 に示す全ての  $R_O$  において Si-SJMOSFET と比べて低スイッチング損失だった。また、GaN-HEMT の  $E_{COSS}$  も Si-SJMOSFET に比べ低損失だった。

一方、オン抵抗で規格化した GaN-HEMT の  $E_{SW}$  は Si-SJMOSFET より高い結果が得られた。詳細は当日報告する。

表 1 評価に用いた素子

Transistor	耐圧 (V)	定格電流 (A)	オン抵抗 (m $\Omega$ )	チップ面積 (mm <sup>2</sup> )
GaN-HEMT EPC2012	200	3	70	1.56
Si-MOSFET STB19NF20	200	15	160	9
Si-SJMOSFET STB80N20M5	200	61	19	35

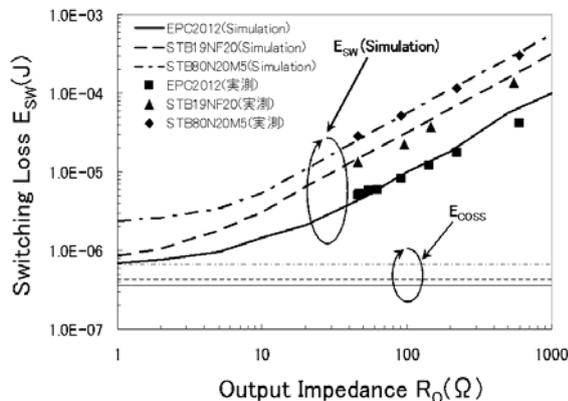
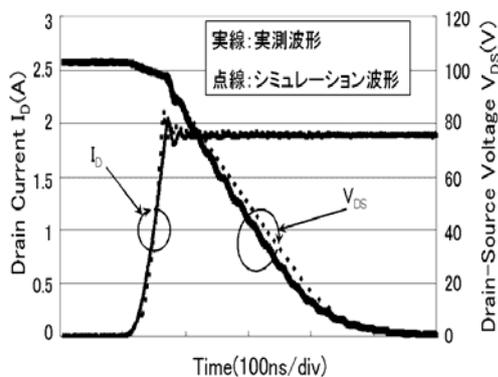


図 1 GaN-HEMT のターンオン波形 図 2 出力インピーダンスに対するスイッチング損失