29p-PA4-5

アレイ型MEMS加速度センサの設計

A Design of Arrayed MEMS Accelerometers

NTT アドバンステクノロジ株式会社 [1]，東京工業大学 [2]，東京大学 [3]
小西敏文 [1]，山根大輔 [2]，本橋剛 [2]，加賀谷賢 [2]，松島隆明 [1]，
伊藤浩之 [2]，石原昇 [2]，年吉洋 [3]，町田克之 [1,2]，益一哉 [2]
NTT Advanced Technology Corporation[1], Tokyo Institute of Technology[2], The University of Tokyo[3],
Toshifumi Konishi[1], Daisuke Yamane[2], Gou Motohashi[2], Ken Kagaya[2], Takaaki Matsushima[1],
Hiroyuki Ito[2], Noboru Ishihara[2], Hiroshi Toshiyoshi[3], Katsuyuki Machida[1,2], and Kazuya Masu[2],
Email:toshifumi.konishi@ntt-at.co.jp

【はじめに】我々は、異なる設計パラメータを持つ MEMS 加速度センサを LSI チップ上にアレイ状に配置することで、小型かつ広い検出範囲を 1 チップで実現するアレイ型 CMOS-MEMS 加速度センサについて研究開発を行っている[1]。これまで、回路シミュレータ上で動作する単体の MEMS 加速度センサ用等価回路モデルを提案し、MEMS と LSI との統合設計環境に適用可能とした[2]。今回、アレイ型 CMOS-MEMS 加速度センサの等価回路モデル化について検討を行ったので報告する。

【内容】図 1 に、提案するアレイ型 CMOS-MEMS 加速度センサの等価回路モデル図を示す。今回、設計パラメータの異なる 9 個の MEMS 加速度センサを 3×3 のアレイ状に配置することを前提としてモデル化を行った。個々の加速度センサ等価回路は図 1 に示す通り 5 つのモジュールから構成されており、バネ定数や錘の質量等を個別に設定可能である。今回の解析に用いた設計パラメータを表 1 に示す。

【解析結果】図 1 に示す等価回路を用い、例として、加速度 1G から 20G を印加した場合のシミュレーションを行った。印加する加速度に対する各加速度センサの容量変化について過渡解析の結果を図 2 に示す。図より、異なる設計パラメータを持つ加速度センサ同士を組み合わせることで 1G から 20G の範囲で容量変化を検出できることがわかる。本結果より、提案したモデルによる等価回路を用いてアレイ型 CMOS-MEMS 加速度センサの設計が可能であることを確認した。

【参考文献】[1] D. Yamane, et al., SSDM2012, pp. 1134-1135 (2012) [2] 小西、他　2012 年春季 第 59 回 応用物理学関係連合講演会

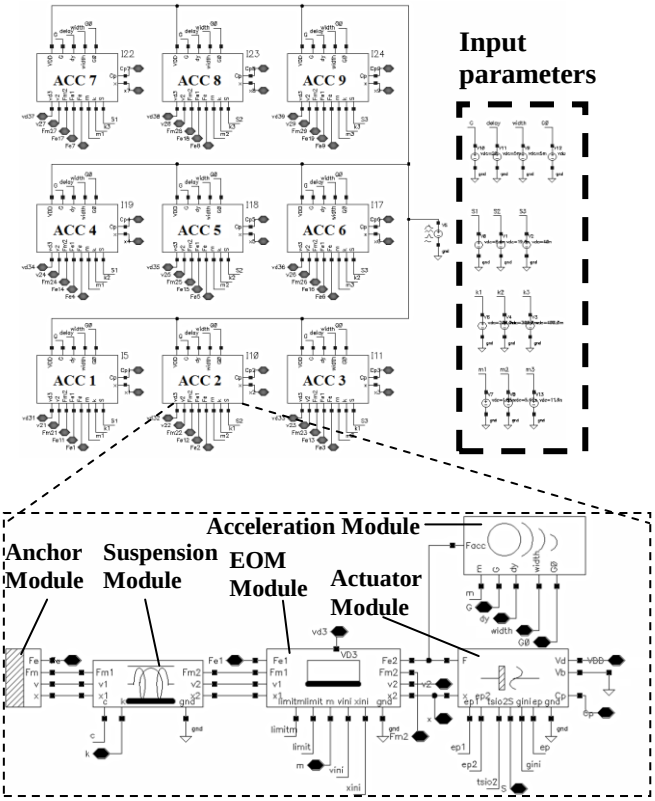

Fig. 1. Simulation circuit for 3 by 3 arrayed MEMS accelerometer.

Table I. Design parameters.

Device No.	Spring Constant	Proof Mass Size
ACC1	0.2 N/m	80μm ×80μm
ACC2	0.2 N/m	140μm ×140μm
ACC3	0.2 N/m	200μm ×200μm
ACC4	0.3 N/m	80μm ×80μm
ACC5	0.3 N/m	140μm ×140μm
ACC6	0.3 N/m	200μm ×200μm
ACC7	0.4 N/m	80μm ×80μm
ACC8	0.4 N/m	140μm ×140μm
ACC9	0.4 N/m	200μm ×200μm

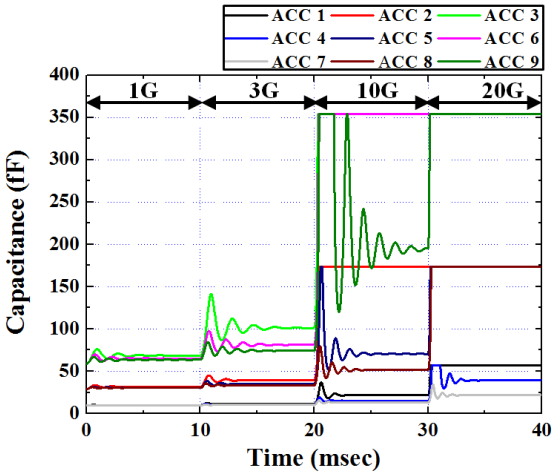

Fig. 2. Transient analysis results.

© 2013 年　応用物理学会