

29p-PB3-6

STI型ULSI素子の転位蓄積に伴う電気特性変化(2)

Effect of dislocation accumulation in STI type ULSI cells on their electric characteristics(2)

東京都市大学¹, 北見工業大学², アドバンスソフト(株)³○島田 健太¹, 早川 幸一¹, 高橋 陽祐², 佐藤 満弘², 山口 憲³, 丸泉 琢也¹, 白木 靖寛¹Tokyo City University¹, Kitami Institute of Technology², Advance Soft Corporation³○K. Shimada¹, K. Hayakawa¹, Y. Takahashi², M. Sato², K. Yamaguti³, T. Maruizumi¹, Y. Shiraki¹E-mail: g1281325@tcu.ac.jp

1 背景

フラッシュメモリなどに使用されるSTI型ULSI素子に関しては、トレンチ底部のSiへの不純物ドーピングの位置と量によってチャネル領域ほかでの転位の発生と蓄積が制御できることが結晶塑性解析(CLP7)により確認されている(1)。昨年の春季講演会(2)で転位発生がデバイス特性に及ぼす影響を報告したが、デバイスシミュレーションに取り込んだ転位データが粗いという問題があった。今回CLP解析結果を直接デバイスシミュレータに取り込むようインターフェースの改善を行い、解析を進めたので報告する。

2 シミュレーションとその結果

今回対象としたSTI型ULSI素子構造に関する転位の発生分布図を図1に示す。前回の報告ではデバイスシミュレータDESSERTへの転位(トラップ)分布の取り込みは図2(a)に示す通り粗く、電気特性への転位の効果を正確には評価できていなかった。今回の改良によりCLP解析結果を正確にデバイスシミュレータに取り込むことが可能となった(図2(b))。転位のモデル化に関しては前回と同じくディープトラップモデルを参考にしてモデル化を行った。転位発生の有無ならびにドーピングによる転位発生分布の変化などが基板リーク電流ほかの特性に及ぼす影響などの詳細については当日発表する。本研究の一部は文部科学省私立大学戦略的研究基盤形成支援事業(平成21年～平成25年)の補助によるものである。

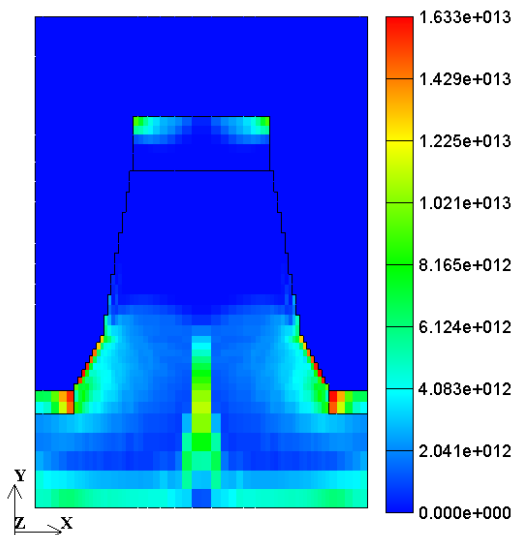
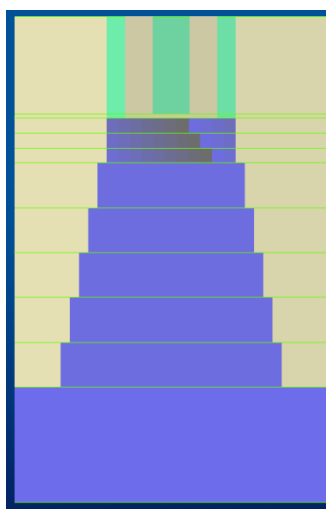
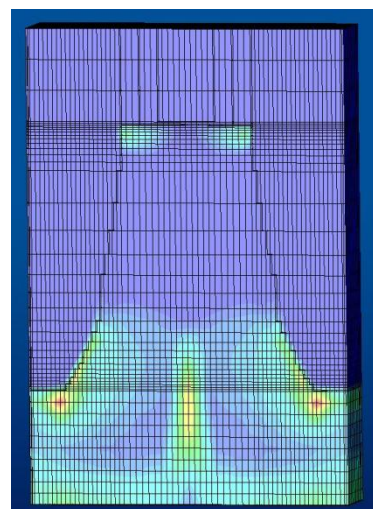


図1.転位発生分布図 (北見工業大学)



(a)



(b)

図2.DESSERTへの転位(トラップ)分布の取り込み図

(a)改良前のモデル、(b)改良後のモデル

参考文献:(1)佐藤満弘、大橋鉄也、丸泉琢也、北川功 日本機械学会論文文集(A編)75巻756号(2009-8)

(2)第59回応用物理学関係連合講演会(16a-GP2-5)