17a-A27-5

F 級増幅器における InGaAs-HEMT ゲート寄生遅延時間の影響

Impact of Gate Delay Time in InGaAs-HEMTs Operated in a Class-F Amplifier

東北大通研[1]　東理大理工[2]

○吉田智洋[1]，小山雅史[2]，渡邊邦彦[2]，楳田洋太郎[2]，尾辻泰一[1]，末光哲也[1]

RIEC, Tohoku Univ.[1], Tokyo University of Science[2]

○T. Yoshida[1], M. Oyama[2], K. Watanabe[2], Y. Umeda[2], T. Otsuji[1], T. Suemitsu[1]

E-mail: tomohiro@riec.tohoku.ac.jp

研究の背景と目的　InGaAs 系 HEMT はミリ波・サブミリ波帯の応用のためのデバイスとして注目されている。そのような高周波領域では，寄生容量に起因した寄生遅延時間(τ_p)が高周波特性に影響を与えることが報告されている[1]。過去に我々は T 型ゲート脚部の高さが τ_p に与える影響を報告している[2]。本発表では，60 GHz 帯 F 級増幅器[3]におけるダイナミック負荷線にそって τ_p の影響を調べた結果，低ドレインバイアス領域において，ドレインコンダクタンス(g_d)が τ_p に対して大きな影響を与えていることを見出したのでこれを報告する。

デバイス概略・測定結果　まず，60GHz 帯 F 級増幅器の設計に用いた出力特性を Fig. 1 に示す。図中実線は出力容量の影響を取り除いたダイナミック負荷線を示し，図中の点は動作の中心点を示している。さらに，図中の矢印は Fig. 2 における高周波測定でのバイアス点である。また，挿入図は設計された増幅器の概略図である。T 型ゲート脚部の高さが異なる 4 種類の HEMT について，各バイアス点における τ_p と g_d の依存性を Fig. 2 に示す。図中の破線は，各 HEMT についての近似直線である。本結果より，g_d が τ_p に対し大きな影響を与えている事がわかる。また，この影響は V_d < 0.14V 以下の領域で顕著であった。g_d と τ_p の依存性に関して，この近似直線と T 型ゲート脚部の高さについて明確な依存関係は見られなかった。

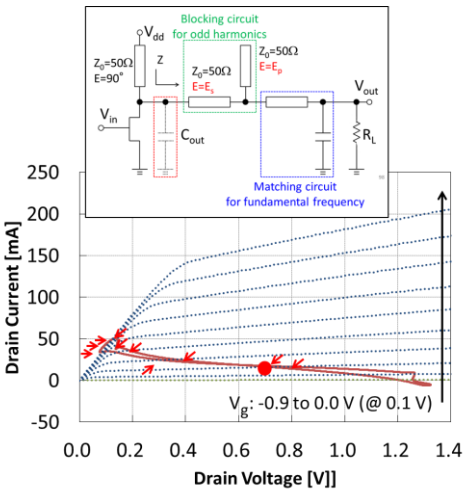


Fig. 1: Drain current (I_{ds}) versus drain voltage (V_{ds}) for HEMTs. The gate length and width is 80 nm and 25×10 μm, respectively. The solid line shows a dynamic load line of a 60-GHz class-F amplifier. Inset shows the topology of the amplifier.

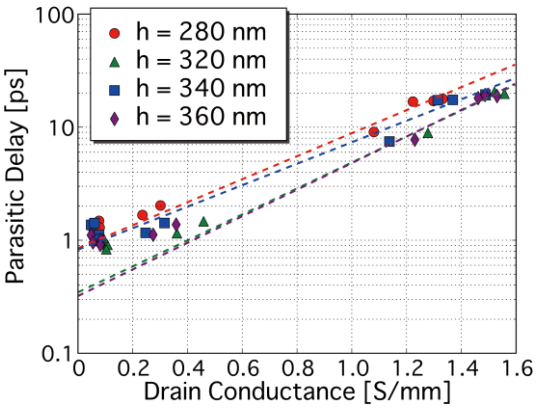


Fig. 2: Parasitic delay dependence on drain conductance (g_d) on a load line of class-F amplifier.

考察　本結果は，今後の F 級増幅器の高性能化を考えた時に，低バイアス領域における g_d 削減の重要性を示している。そのための対策として，ゲート・チャネル間距離の短縮や，ソース抵抗の低減によりニー電圧を低下させることが重要である。今後は，低バイアス領域での遅延時間が回路の動作周波数に与える影響の見積もりが課題となる。

謝辞　本研究の一部は総務省 SCOPE および東北大通研共同プロジェクト研究の支援を受けた。本研究は東北大通研附属ナノ・スピン実験施設にて行われた。

参考文献

[1] S. Fukuda et al.: Jpn. J. Appl. Phys., 48, pp. 04C086, 2009.

[2] T. Yoshida et al.: ESSDERC2013, Bucharest, Romania, A6L-E, 2013.

[3] M. Oyama et al.: IEICE Tech. Dig., 113, pp. 133, 2014.

© 2014 年　応用物理学会